



高效率、高精度抗辐射 DDR 终端稳压器

1. 产品特性

- 支持DDR、DDR2、DDR3、DDR3L和DDR4终端应用
- 输入电压：支持2.5V和3.3V电源轨
- 低至0.9V的独立低电压输入(VLDOIN)提高电源效率
- 用于电源排序的使能输入和电源良好输出
- VTT终端稳压器
 - 输出电压范围：0.5V~1.75V
 - 3A灌电流/拉电流
- VTTREF缓冲参考
 - 精度为±15mV
 - ±10mA灌/拉电流
- 具有感测输入的精密集成分压器网络
- 远程感测(VTTSNS)
- 集成欠压锁定(UVLO)和过流限制(OCL)功能
- 对标TPS7H3301-SP
- 总剂量（TID）耐受：≥100k rad(si)
- 单粒子锁定及烧毁对线性能量传输（LET）的抗干扰度：≥75MeV*cm²/mg



2. 功能描述

C41601RHF 是一个内置 VTTREF 缓冲器的抗辐照加固型双倍数据速率(DDR) 3A 终端稳压器。该稳压器专门用于为空间 DDR 终端应用如单电路板计算机、固态记录器和载荷处理应用提供一套完整的、紧凑的低噪声解决方案。C41601RHF 支持 DDR、DDR2、DDR3、DDR4 的 VTT 端口应用。C41601RHF VTT 稳压器通过快速瞬态响应性能可在读取、写入状态下提供高稳定性的电源。VTTREF 电源的快速跟踪功能能够最大限度的降低 VTT/VO 和 VTTREF 之间的电压偏差。该器件集成使能输入和电源良好输出引脚(PGOOD)实现简单的上电时序控制。在 S3 关机模式下,使能信号可以用来控制器件给 VTT/VO 端口放电。

3. 产品应用

- 命令和数据处理(C&DH)



➤ 光学、雷达成像载荷

4. 裸芯片/封装简介

➤ 本产品采用耐热增强型CFP-16陶瓷扁平封装。

5. 绝对最大额定值⁽¹⁾

表 1 C41601RHF 绝对最大额定值

参数	符号	最小值	最大值	单位
输入电压 ⁽²⁾	VDD/VIN, VLDOIN, VTTSNS, VDDQSNS	-0.36	5.5	V
	EN	-0.3	5.5	
	PGND to AGND	-0.3	0.3	
输出电压 ⁽²⁾	VTT/VO, VTTREF	-0.3	5.5	V
	PGOOD	-0.3	5.5	
T _J 最大工作结温	-	-55	150	°C
T _{stg} 储藏温度	-	-65	150	°C
ESD (HBM)	-	-2000	2000	V

- 1) 使用中超过这些绝对最大值可能对器件造成永久损坏。
- 2) 所有电压值以地(AGND)为参考除非另外注明。

6. 推荐使用条件

表 2 C41601RHF 推荐使用条件

		最小值	典型值	最大值	单位
供电电压	VDD/VIN	2.375		3.5	V
电压	VLDOIN	0.9		3.5	V
	EN, VTTSNS	-0.1		3.5	
	VDDQSNS	1		3.5	
	VTT/VO, PGOOD	-0.1		3.5	
	VTTREF	-0.1		1.8	
	PGND	-0.1		0.1	
T _J	工作结温	-55		125	°C

7. 热阻数据



表 3 C41601RHF 封装热阻

符号	含义	数值	单位
R_{thJC}	器件结壳热阻	0.6	$^{\circ}C/W$
T_{SOLD}	引脚最高焊接温度, 10秒	300	$^{\circ}C$

8. 主要电参数

除非另外标明, $V_{DD}/V_{IN} = 3.3V$ 或 $2.375V$, $V_{LDOIN} = 1.8V$, $V_{DDQSNS} = 1.8V$, $V_{TTSNS} = 0.9V$, $EN = V_{DD}/V_{IN}$,
工作温度: $-55^{\circ}C \sim 125^{\circ}C$ 。

表 4 C41601RHF 电性能参数表

参数	测试条件	最小值	典型值	最大值	单位
供电电流					
VIN 供电电流	EN = 3.3V, 无负载		3	5	mA
VIN 关机电流	EN = 0V, $V_{DDQSNS} = 0V$, 无负载		1	1.5	mA
	EN = 0V, $V_{DDQSNS} > 0.78V$, 无负载		2	3	mA
VLDOIN 供电电流	EN = 3.3V, 无负载		575	5000	μA
VLDOIN 关机电流	EN = 0V, 无负载		5	10	μA
输入电流					
VDDQSNS 输入电流	EN = 3.3V		6	10	μA
VTT/V_O 输出					
VTTSNS 输出电压	$V_{VLDOIN} = 2.5V$, $V_{VTTRREF} = 1.25V(DDR1)$, $I_{VTT} = 0A$	1.244	1.25	1.256	V
	$V_{VLDOIN} = 1.8V$, $V_{VTTRREF} = 0.9V(DDR2)$, $I_{VTT} = 0A$	0.894	0.9	0.906	
	$V_{VLDOIN} = 1.5V$, $V_{VTTRREF} = 0.75V(DDR3)$, $I_{VTT} = 0A$	0.744	0.75	0.756	
	$V_{VLDOIN} = 1.35V$, $V_{VTTRREF} = 0.675V(DDR3L)$, $I_{VTT} = 0A$	0.669	0.675	0.681	
	$V_{VLDOIN} = 1.2V$, $V_{VTTRREF} = 0.6V(DDR4)$, $I_{VTT} = 0A$	0.594	0.6	0.606	
VLDOIN-VTT/VO	$V_{IN} = 2.95V$, $V_{DDQSNS} = 2.5V$, $V_{VTT} = V_{VTTRREF} - 50mV(DDR1)$, $I_{VTT} = 0.5A$		50	230	mV
	$V_{IN} = 2.95V$, $V_{DDQSNS} = 2.5V$,		101	300	



	$V_{VTT}=V_{VTTREF}-50mV(DDR1)$, $I_{VTT}=1A$				
	$V_{IN}=2.95V$, $V_{VDDQSNS}=2.5V$, $V_{VTT}=V_{VTTREF}-50mV(DDR1)$, $I_{VTT}=2A^{(1)}$		209	400	
	$V_{IN}=2.375V$, $V_{VDDQSNS}=1.8V$, $V_{VTT}=V_{VTTREF}-50mV(DDR2)$, $I_{VTT}=0.5A$		54	230	
	$V_{IN}=2.375V$, $V_{VDDQSNS}=1.8V$, $V_{VTT}=V_{VTTREF}-50mV(DDR2)$, $I_{VTT}=1A$		108	300	
	$V_{IN}=2.375V$, $V_{VDDQSNS}=1.8V$, $V_{VTT}=V_{VTTREF}-50mV(DDR2)$, $I_{VTT}=2A^{(1)}$		228	400	
	$V_{IN}=2.375V$, $V_{VDDQSNS}=1.5V$, $V_{VTT}=V_{VTTREF}-50mV(DDR3)$, $I_{VTT}=0.5A$		52	230	
	$V_{IN}=2.375V$, $V_{VDDQSNS}=1.5V$, $V_{VTT}=V_{VTTREF}-50mV(DDR3)$, $I_{VTT}=1A$		104	300	
	$V_{IN}=2.375V$, $V_{VDDQSNS}=1.5V$, $V_{VTT}=V_{VTTREF}-50mV(DDR3)$, $I_{VTT}=2A^{(1)}$		216	400	
	$V_{IN}=2.375V$, $V_{VDDQSNS}=1.35V$, $V_{VTT}=V_{VTTREF}-50mV(DDR3L)$, $I_{VTT}=0.5A$		50	230	
	$V_{IN}=2.375V$, $V_{VDDQSNS}=1.35V$, $V_{VTT}=V_{VTTREF}-50mV(DDR3L)$, $I_{VTT}=1A$		102	300	
	$V_{IN}=2.375V$, $V_{VDDQSNS}=1.35V$, $V_{VTT}=V_{VTTREF}-50mV(DDR3L)$, $I_{VTT}=2A^{(1)}$		212	400	
	$V_{IN}=2.375V$, $V_{VDDQSNS}=1.2V$, $V_{VTT}=V_{VTTREF}-50mV(DDR4)$, $I_{VTT}=0.5A$		50	230	
	$V_{IN}=2.375V$, $V_{VDDQSNS}=1.2V$, $V_{VTT}=V_{VTTREF}-50mV(DDR4)$, $I_{VTT}=1A$		102	300	
	$V_{IN}=2.375V$, $V_{VDDQSNS}=1.2V$, $V_{VTT}=V_{VTTREF}-50mV(DDR4)$, $I_{VTT}=2A^{(1)}$		210	400	
VTT/VO 精度	$I_{VTT} = -3A$, $2.7V < V_{IN} < 3.5V^{(1)}$	12	25	34	mV
	$I_{VTT} = 3A$, $2.7V < V_{IN} < 3.5V^{(1)}$	-34	-25	-12	
VTT/VO 源电流限流点	$V_{VTTSENS} = 90\% \times V_{VTTREF}$	3.2		8	A



VTT/VO 灌电流限流点	$V_{VTTSNS}=110\% \times V_{TTREF}$	3.2		8	A
VTT/VO 放电阻抗	$V_{VDDQSNS}=0V, V_{VTT/VO}=0.3V, V_{EN}=0V, T_A=25^\circ C$		18	25	Ω
PGOOD					
PGOOD 阈值	PGOOD 低阈值	-23.5%	-20%	-17.5%	
	PGOOD 高阈值	17.5%	20%	23.5%	
	PGOOD 迟滞		5%		
PGOOD 开启迟滞	开启上升		2		ms
PGOOD 输出低电压	$I_{SINK}=4mA$			0.4	V
PGOOD 低延时	VTTSENS 超出 $\pm 20\%$ 范围		1		μs
PGOOD 漏电	$V_{VTTSNS}=V_{TTREF}, V_{PGOOD}=V_{IN}+0.2V$			1	μA
VDDQSNS 和 VTTREF					
VDDQSNS 输入范围		1		2.8	V
VDDQSNS 欠压锁定	VDDQSNS 上升		780		mV
VDDQSNS 欠压锁定迟滞			20		mV
VTTREF 输出电压			$V_{VDDQSNS}/2$		V
VTTREF 输出精度	$-10mA < I_{VTTREF} < 10mA$ $V_{DDQSNS}=2.5V$	-15		15	mV
	$-10mA < I_{VTTREF} < 10mA$ $V_{DDQSNS}=1.8V$	-15		15	
	$-10mA < I_{VTTREF} < 10mA$ $V_{DDQSNS}=1.5V$	-15		15	
	$-10mA < I_{VTTREF} < 10mA$ $V_{DDQSNS}=1.35V$	-15		15	
	$-10mA < I_{VTTREF} < 10mA$ $V_{DDQSNS}=1.2V$	-15		15	
VTTREF 源电流限流点	$V_{VTTREF}=0V$	60	100		mA
VTTREF 灌电流限流点	$V_{VTTREF}=V_{VDDQSNS}$	60	100		mA
VTTREF 放电电流	$V_{EN}=0V, V_{VDDQSNS}=0V, V_{VTTREF}=0.5V$		1.3		mA
欠压阈值/EN 阈值					
VIN 欠压锁定阈值	上升开启, $T_A=25^\circ C$		2.18	2.25	V
VIN 欠压锁定迟滞			50		mV
EN 输入高电平		1.7			V
EN 输入低电平				0.3	V
EN 输入迟滞			0.5		V
EN 输入漏电		-1		1	μA
过温保护					
过温保护 ⁽¹⁾	过温保护关闭温度点		175		$^\circ C$
	迟滞		25		



(1) 设计保证。

9. 引脚分布和功能描述

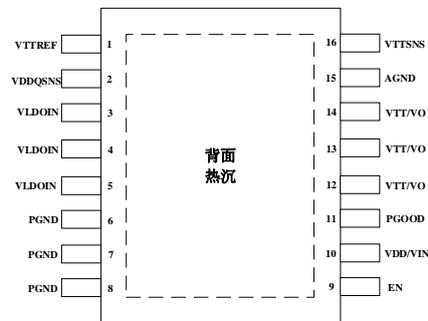


图 1 C41601RHF 芯片（顶视图）

表 5 C41601RHF 芯片引脚说明

引脚		I/O	描述
名称	序号		
VTTREF	1	O	基准电压输出端。需要连接不低于 0.1 μ F 电容到地。
VDDQSNS	2	I	VDDQ 采样输入端。VTTREF 的基准电压。
VLDOIN	3	I	LDO 的功率输入端。连接至 VDDQ 端或其他备用电源。
	4		
	5		
PGND	6	-	功率地。连接至 VTT/VO 输出电容对应的地线。
	7		
	8		
EN	9	I	使能输入端。输入高电平开启，输入低电平关闭器件。
VDD/VIN	10	I	2.5V 或 3.3V 电源输入。需要连接一个 1 μ F~10 μ F 的稳压电容。
PGOOD	11	O	PGOOD 输出端。PGOOD 是一个开漏输出端，用于指示输出电压是否在正常范围内。
VTT/VO	12	O	功率输出端。
	13		
	14		
AGND	15	-	模拟地。连接至输出电容负端。
VTTSNS	16	I	VTT/VO 采样电压。连接至输出电容或负载端。



10. 功能详细说明

10.1 功能模块框图

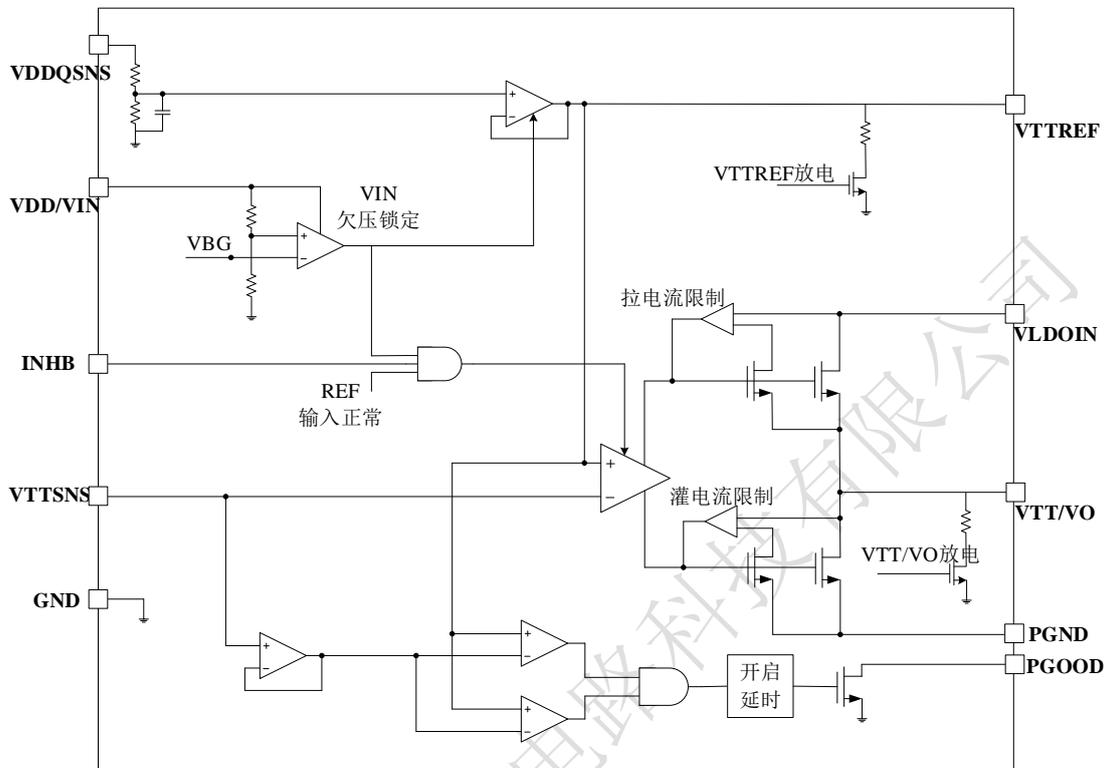


图 2 C41601RHF 功能框图

10.2 VTT/VO 灌电流和拉电流稳压器

C41601RHF 是一款具有 3A 灌电流和拉电流能力的终端跟踪稳压器，专门用于输入电压低、外部元件数量少且体积作为关键应用因素的系统。C41601RHF 集成了高性能低压差线性稳压器（LDO），用于提供灌/拉电流功能。该 LDO 稳压器包含一个快速反馈环路，搭配陶瓷电容可以实现快速的负载瞬态响应。将远程感测引脚（VTTSENS）连接至输出电容的正极，可以使走线电阻的影响降至最低以实现精确的电压调节。

C41601RHF 为 VTT 的供电配备了专门的引脚 VLDOIN，使得 LDO 在用户应用上的功率损耗降到最低。VLDOIN 电压最低需要比 $VDDQSNS/2$ 高出 400mV 或者参考电参数表中对于不同负载情况下 VLDOIN 和 VTT 差值要求说明。

10.3 参考输入（VDDQSNS）

输出电压 VTT/VO 通过 VTTREF 来调节。VDDQSNS 与集成的电阻分压网络配合完成对 VDDQ 的采样。VDDQSNS 与存储器供电总线（VDDQ）连接。C41601RHF 支持的 VDDQSNS 电压范围为 1V 至 3.5V，是很多低功耗 LDO 通用且理想的输出电压。



10.4 参考输入 (VTTREF)

在提供给 DDR 终端应用前, VTTREF 为 VTT 提供缓冲。VTTREF 模块包含一个片上的 1/2 电阻分压器和一个低通滤波器 (LPF)。VTTREF 可以在 15mV 范围内跟踪 VDDQSNS/2 的变化, 并支持 10mA 的拉灌负载电流。当 VDDQSNS 电压上升至 0.78V 且 VDD/VIN 高于 UVLO 的阈值电压, VTTREF 才开始工作。当 VTTREF 低于 0.76V, VTTREF 就会被关断, 通过内部 MOSFET 放电至 GND, VTT/VO 也随之放电。VTTREF 与 EN 引脚的状态无关。为满足稳定性要求, 需要在 VTTREF (引脚 1) 附近放置一个不小于 0.1 μ F 且不超过 2.2 μ F 的陶瓷电容。

10.5 使能控制 (EN)

当 EN 被拉高, C41601RHF VTT/VO 稳压器开始正常工作。当 EN 被拉低, VTT/VO 通过内部一个导通电阻 18 Ω 的 MOSFET 放电到 GND。EN 被拉低后 VTTREF 仍处于开启状态。EN 内部不会被牵制在高电平, 以防止控制使能的外部信号出现电源上电时序问题。EN 采用浮空输入, 并且内部没有牵制, 用户可以完全控制 EN 信号源的产生。EN 信号直接控制 PGOOD 模块, 当使能信号为低, PGOOD 也被拉低。

10.6 电源良好功能 (PGOOD)

C41601RHF 提供一个开漏的 PGOOD 输出。当 VTT/VO 输出在 VTTREF (典型值) 20% 的差值范围内, PGOOD 升高。当输出超过电源良好范围 1 μ s 后, PGOOD 信号消失。在 VTT/VO 初始启动阶段, VTT/VO 进入电源良好范围后, PGOOD 信号置高需延迟 2ms 才可输出正常指示。由于 PGOOD 开漏输出, 需要在 PGOOD 和一个稳定的正电源轨之间放置一个 100k Ω 的上拉电阻。

10.7 VTT 电流保护

该 LDO 包含一个限流点固定的过流限制模块 (OCL), 限流点随温度变化参考典型特征曲线图。

10.8 VIN 欠压锁定 (UVLO) 保护

C41601RHF 通过监测 VDD/VIN 电压实现欠压锁定 (UVLO) 保护。当 VDD/VIN 电压低于 UVLO 阈值电压, VTT 和 VTTREF 都被断电。这种关机是一种非闩锁保护。

10.9 热关机

C41601RHF 监测结温, 当结温超过阈值 (典型情况下 175 $^{\circ}$ C), VTT/VO 和 VTTREF 稳压器全部关断, 并且通过内部放电 MOSFET 进行放电。这种关机是一种非闩锁保护。

10.10 器件功能模式

为了满足系统要求, C41601RHF 的 3A 灌/拉电流 LDO 具有低输出噪声的特点。C41601RHF 内的 LDO 可以工作在非常低的 VLDOIN 电压输入值, 为了提高 LDO 的效率, 需要使用双电压源, 一个用于提供给 VLDOIN 来支持大电流输出, 另一个作为备用电压源为 VDDQSNS 供电。



在某些场合下，VLDOIN 与 VDDQSNS 相连。在存储器系统中，VDDQ 是一个大电流电源，用于驱动核心电路、输入/输出端口和存储逻辑。VTTREF 是一个低电流、高精度参考电压，用于给逻辑高（1）和逻辑低（0）提供一个阈值电压，以适应输入/输出端口供电电压的变化，从而实现了更宽的噪声容限。C41601RHF 的 VTTREF 设计具备 10mA 的电流拉/灌能力。

11. 应用说明

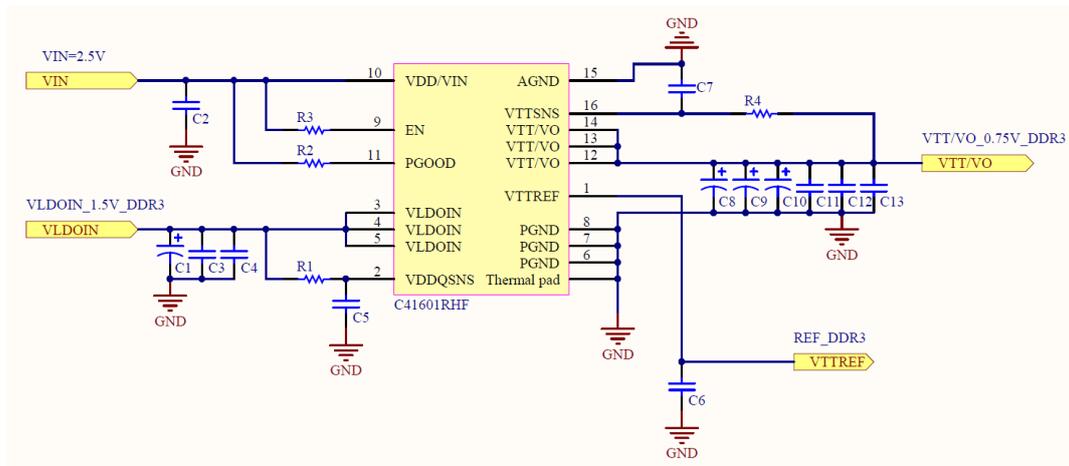


图 3 VIN = 2.5 V，DDR3 供电方案典型电路

11.1 元器件清单

表 6 VIN = 2.5 V，DDR3 供电方案电路器件清单

编号	描述	规格	数量
C1	CAK55-H-6.3V-150μF-K	150μF, ESR<60mΩ	1
C2	电容	4.7μF	1
C3	电容	4.7μF	1
C4	电容	4.7μF	1
C5	电容	1.0μF	1
C6	电容	0.1μF	1
C7	电容	1.0nF	1
C8	CAK55-H-6.3V-150μF-K	150μF, ESR<60mΩ	1
C9	CAK55-H-6.3V-150μF-K	150μF, ESR<60mΩ	1
C10	CAK55-H-6.3V-150μF-K	150μF, ESR<60mΩ	1
C11	电容	4.7μF	1
C12	电容	4.7μF	1
C13	电容	4.7μF	1
R1	电阻	10Ω	1
R2	电阻	100kΩ	1
R3	电阻	10kΩ	1



R4	电阻	392Ω	1
----	----	------	---

11.2 元器件选型说明

1) VDD/VIN 电容

在靠近 VDD/VIN 的位置放置一个容值在 $1\mu\text{F}$ 至 $10\mu\text{F}$ 之间的陶瓷电容，将来自电源的高频噪声降至最低。

2) VLDO 输入电容

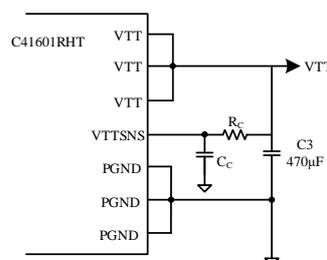
由于 VLDOIN/VDDQ 大功率电源和器件之间存在走线电阻，电源电流的瞬时增加主要由 VLDOIN/VDDQ 的输入电容器提供。可以使用 1 个 $150\mu\text{F}$ （或更大）的钽电容并联 1 个 $4.7\mu\text{F}$ 的陶瓷电容来提供这样的瞬时充电。随着 VTT/VO 端输出电容的增大，输入电容也应该增大。

3) VTT 输出电容

VTT/VO 输出引脚的总电容需大于 $470\mu\text{F}$ 以保证器件稳定工作。为使等效串联电阻（ESR）和等效串联电容（ESL）的影响最小，添加 3 个 $150\mu\text{F}$ 的低 ESR 钽电容与陶瓷电容并联。如果并联 ESR 总值超过 $2\text{m}\Omega$ ，需要在输出和 VTTSNS 输入之间插入 R-C 滤波器使环路保持稳定。R-C 滤波器的时间常数应接近相等或稍小于输出电容 ESR 的时间常数。

4) VTTSNS 引脚的连接

为使走线电阻的影响降至最低并实现精确的电压调节，应将远程感测引脚（VTTSNS）连接至 VTT 引脚输出电容的正极。为防止 VTT 输出电容的 ESR 超过 $2\text{m}\Omega$ 带来的影响，可以在 VTTSNS 引脚添加一个 R-C 低通滤波器。R-C 滤波器的时间常数应接近相等或稍小于 VTT 输出电容 ESR 的时间常数。



5) 低 VIN 电压应用

根据应用条件 C41601RHF 可以选择 2.5V 或者 3.3V 输入电压。C41601RHF 最低输入电压为 2.375V。



在使用 2.5V 电压轨时，需要保证器件引脚上的电压绝对值最低（包含直流和瞬态值）不低于 2.375V。当 2.5V 电压轨作为输入时，电压容限范围在 $\pm 5\%$ 以内。

6) 支持 S3 和伪 S5 状态

C41601RHF 通过 EN 功能支持 S3。在末端应用中，EN 引脚可以连接至 SLP_S3 信号。当 EN = 1 (S0 状态) 时，VTTREF 和 VTT/VO 都打开。当 EN = 0 (S3 状态) 时，VTT/VO 被关闭并通过内部放电 MOSFET 放电，但此时 VTTREF 保持。需要注意 EN 信号只控制 VTT/VO 前的输出缓冲器，所以在 S3 状态下，为了将数据保存在易失性存储器中，VDDQSNS 仍然存在。因此，当 EN 被拉高退出 S3 状态时，VTT/VO 需要尽快进入可调节状态。这会导致受器件和输出电容的电流限制所控制的快速起电大电流。

当 EN = 0 且 VDDQSNS 低于 0.78V，C41601RHF 进入伪 S5 状态，VTT/VO 和 VTTREF 全部关闭并通过内部 MOSFET 放电至 GND。下图展示了一个典型的开机和关机时序图，该应用使用了 S3 和伪 S5 支持。

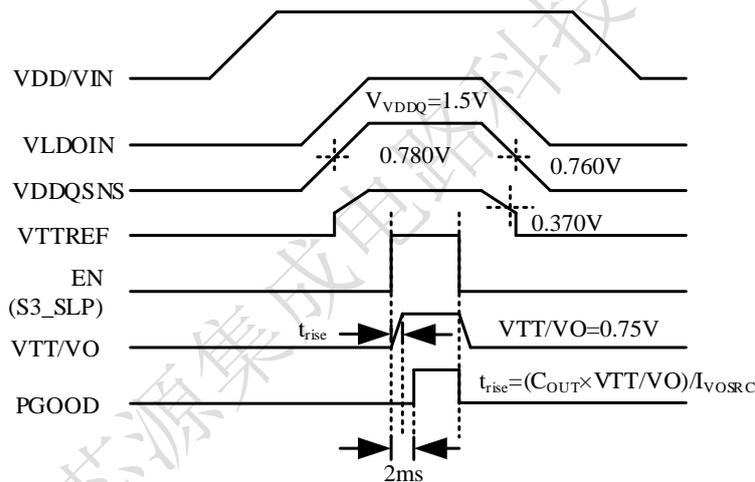


图 4 S3 和伪 S5 典型时序图

7) 开机和关机跟踪

当 EN 直接连接到系统总线而不用于器件开启和关断时，C41601RHF 支持跟踪 VDDQ 的开启和关断。在跟踪开启阶段，一旦 VDDQSNS 电压超过 0.78V，VTT/VO 就跟随 VTTREF。VDDQSNS 引脚含有一个电阻分压及延时网络，延时时间约 445 μ s。如果 VDDQSNS 上升时间大于 445 μ s，VTT/VO 的上升时间跟随 VDDQSNS。VTT/VO 在 VTTREF 电压的 $\pm 20\%$ 之间后，PGOOD 延时 2ms 后指示高。在跟踪关闭阶段，VTT/VO 下降跟随 VTTREF 直到 0.37V。当 VTTREF 电压低于 0.37V 后，内部下拉放电 MOSFET 开启快速下拉 VTTREF 和 VTT/VO 两个端口。PGOOD 检测 VTT/VO 超出 VTTREF 电压的 $\pm 20\%$ 后立刻指示低。下图展示了开机和关机跟踪的典型时序图。

VDD/VIN 和 VLDOIN 之间没有时序要求。VDD/VIN 欠压保护实时检测 VDD/VIN 电压值，当 VDD/VIN



电压低于欠压保护点，VTT/VO 和 VTTREF 均被关断。

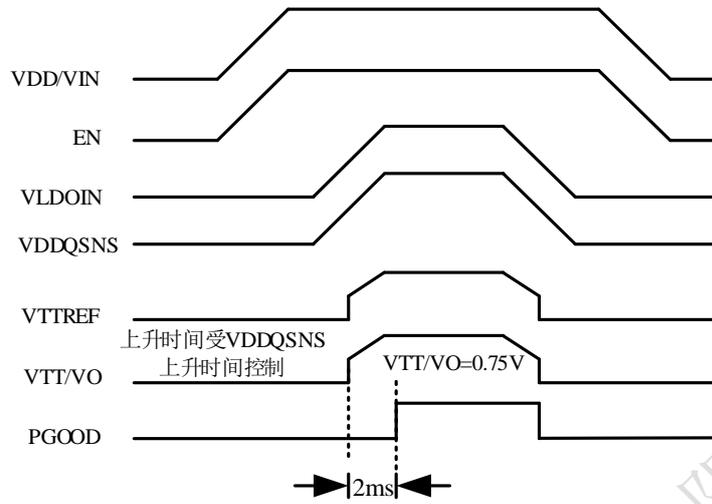


图 5 开机关机跟踪时序图



12. 外形尺寸

尺寸符号	型号/数值 (mm)	
	C41601RHF	TPS7H3301-SP
A	2.07~2.58	1.85~2.416
b	0.38~0.48	0.382~0.482
c	0.10~0.2	0.097~0.177
D	10.85~11.15	10.85~11.15
D1	8.76~9.02	8.65~8.95
E	9.50~9.8	9.38~9.88
E1	5.90~6.2	6.44~6.74
e	1.27	1.27
LE	8	7.69
Q	0.7~1.1	0.513~1.093



13. 版本说明

产品型号	编制时间	版本编号	修订记录
C41601RHF	2021.10.14	Rev.1	初始版本
C41601RHF	2022.04.11	Rev.2	统一修正