



带预偏置功能的抗辐射隔离 PWM 控制器

对标 UCC28250

1. 产品特性

- 支持预偏置启动
- 死区时间可调的同步整流输出
- 支持电压模控制和电流模控制
- 支持源边控制和副边控制
- 5V，精度3%电压输出
- 软启动和打嗝恢复时间可调
- 同步整流软启动阈值和时间可调
- 斜坡补偿信号斜率可调
- 芯片工作频率可调
- 前沿消隐时间可调
- 支持外部信号同步
- 逐周期限流保护功能
- OVP、OTP、过流保护功能
- 同步整流输出可选择关断
- 独立引脚运算放大器、独立引脚比较器
- 总剂量（TID）耐受： $\geq 100\text{k rad}(\text{si})$
- 单粒子锁定及烧毁对线性能量传输（LET）的抗干扰度： $\geq 75\text{MeV}\cdot\text{cm}^2/\text{mg}$

2. 功能描述

C42603RHC 是一款抗辐射 PWM 控制器芯片。该芯片可以满足交错正激、推挽、半桥及全桥隔离电源拓扑应用。且其内部集成同步整流控制输出可以实现更高的效率，满足高功率密度电源要求。芯片集成了增强型驱动器，将驱动上拉和下拉能力分别增强至 1.5A 和 3A，使其可以直接驱动 MOSFET 而无需外部驱动器。

C42603RHC 的软启动和同步整流软启动等时间外部可调，便于在不同应用场合实现最佳的启动性能。



另外 C42603RHC 通过外围配置可支持源边控制和副边控制，或者电压模式反馈和电流模式反馈，应用灵活度非常高。

C42603RHC 的工作频率外部可调，其内部振荡器频率最高高达 2MHz，并且支持外部信号同步。同时芯片集成多种保护功能，如逐周期限流保护、过流保护、OVP/OTP 保护等，且打嗝时间也是支持外部调节，可以使整个电源系统工作在安全的范围内。最后源副边的死区时间也可以外部调节，进一步减小共通风险

3. 产品应用

- 交错正激、反激、推挽、半桥及全桥隔离电源

4. 裸芯片/封装简介

- 本产品采用48引脚陶瓷QFN封装，封装尺寸：7mm×7mm



5. 绝对最大额定值

表 1 绝对最大额定值

符号	参数	最小值	典型值	最大值	单位
VDD PVDD PVCC	电源电压	-0.3		25	V
SS SSSR EN RT SYN RTLEB PS SP ILIM ILIM_SET SR_SET OVP HICC VSENSE EA+ EA- RAMP RAMP+ VREF COMP SLP PWMS OP_IN+ OP_IN- OP_OUT CP_IN+ CP_IN- CP_OUT MODE SSCOMP	输入引脚电压	-0.3		5.5	V



OUTAH OUTAL OUTBH OUTBL SRAH SRAL SRBH SRAL	功率引脚	-0.3		25	V
T _{STG}	储存温度	-65		150	°C
T _A	工作温度	-55		125	°C

(1) 使用中超过这些绝对最大值可能对芯片造成永久损坏。

6. 电性能参数

除非特别标明, T_A= -55°C~125°C

表 2 电性能参数

参数	符号	测试条件	最小值	典型值	最大值	单位
启动电流	I _{VDD_OFF}	VDD=6V		500	900	μA
工作电流	I _{VDD}	F _{sw} =200kHz, 驱动输出端接 2.2nF 电容		30	60	mA
待机电流	I _{VDD_STAND}	EN=0V		3	6	mA
欠压保护开启电压	UVLO _{ON}		6.5	7.0	7.5	V
欠压保护关断电压	UVLO _{OFF}		6	6.5	7	V
欠压保护迟滞				0.5		V
软启动充电电流	I _{SS}	VSS=0V		27		μA
软启动钳位电压	V _{SS(max)}		3.3	3.6	4	V
使能电压	ENON			2	2.25	V
使能端去抖动时间	t _{EN(MIN)}		3			μs
SLP 输出电流	I _{SLP}			80		μA
MODE 上拉电阻	R _{UP}			32		kΩ
COMP 输出高电压				4.8		V
COMP 输出低电压				0.3		V
输入失调			-12		12	mV
开环增益		(仅设计保证)	70	100		dB
COMP 输出电流			2	4.5	8	mA
COMP 输入电流			3	6.5	9	mA



内部振荡器频率	F _{sw} (NOM)	RT=75kΩ RSP=20 kΩ	160	200	240	KHz
最低同步输入频率				85		KHz
最高同步输入频率				1.15		MHz
外部同步输入高电平			2.0			V
外部同步输入低电平					0.4	V
基准电压		VDD=7~17V	4.85	5	5.15	V
		I _{REF} =0~10mA	4.85	5	5.15	V
基准短路输出电流		V _{REF} =5V		100		mA
逐周期限流保护电压			0.95	1	1.05	V
过流保护关断电压			1.35	1.4	1.45	V
过流保护延迟时间		(仅设计保证)	15	25	36	ns
过流保护屏蔽时间		RTLEB=10kΩ	40	60	90	ns
过流保护时充电电流		HICC PIN	55	75	95	μA
Hiccup 时放电电流		HICC PIN	2	2.7	3.5	μA
HICC 引脚过流保护关断			0.55	0.6	0.65	V
HICC 引脚上拉电压			2.3	2.4	2.5	V
HICC 复位电压			0.25	0.3	0.35	V
RAMP/CS 钳位电压		10V RAMP 电压串接 40k 电	3.5	4	4.5	V
OVP 阈值电压			0.66	0.7	0.74	V
OVP 充电电流			7.5	10	12.5	μA
PVCC 钳位电压				11.6		V
驱动上升/下降时间		C _L =1.8nF		25	60	ns
驱动输出高阻抗				4	16	Ω
驱动输出低阻抗				2	8	Ω
源边关断至 副边打开死区		PS=VREF	13	18	26	ns
		PS=27kΩ	45	58	68	ns
副边关断至 源边打开死区		SP=VREF	13	18	26	ns
		SP=27kΩ	45	58	68	ns
运放电压输入失调				5		mV
带宽增益乘积比		(仅设计保证)		0.6		MHz
大信号增益		(仅设计保证)		40		V/mV
CMRR		(仅设计保证)		60		dB



PSRR		(仅设计保证)		70		dB
运放输入高电平				4.8		V
运放输入低电平				50		mV
运放输出高电平				4.8		V
运放输出低电平				50		mV
比较器输入失调				5		mV
比较器输出电流				10		mA
比较器输出高电平		VDD=15V,I _o =1mA		4.5		V
比较器输出低电平		VDD=15V,I _o = -1mA		0.5		V
比较器延迟时间				1		μs

7. 芯片引脚说明

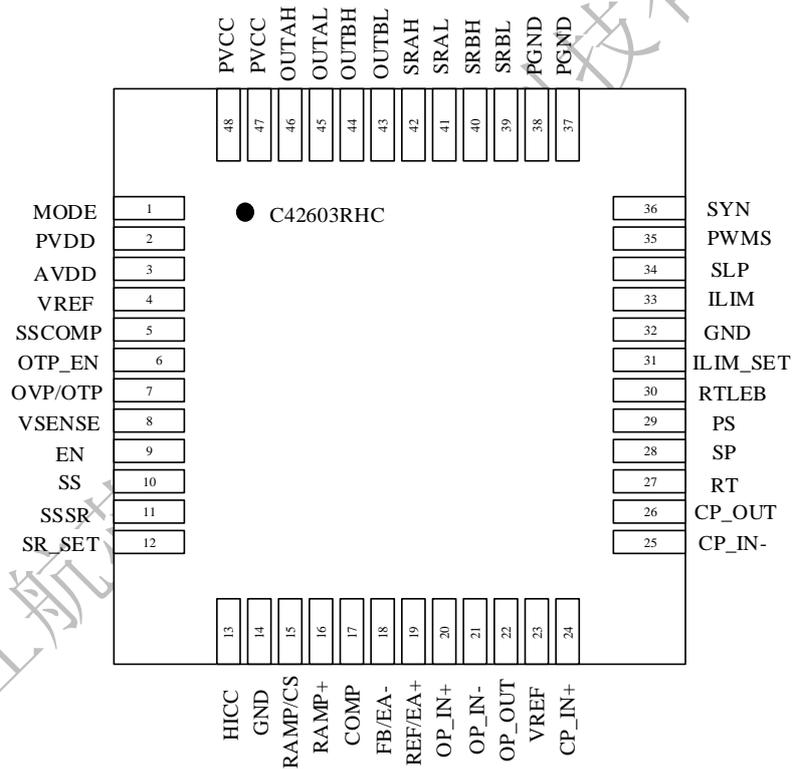


图 1 引脚分布

表 3 引脚说明

引脚序号	引脚名称	引脚类型	引脚功能描述
1	MODE	输入	工作模式选择
2	PVDD	电源	功率电源
3	AVDD	电源	模拟电源



4	VREF	输出	5V 稳压基准输出
5	SSCOMP	输入	COMP 软启动编程
6	OTP_EN	输入	过温保护使能端，默认上拉至 VREF，连接到 GND
7	OVP/OTP	输入	过压/过温保护设置
8	VSENSE	输入	输出电压采样
9	EN	输入	芯片使能
10	SS	输入	软启动编程
11	SSSR	输入	副边软启动编程
12	SR_SET	输入	SR 选择位，默认上拉至 VREF,连接到 GND 关闭。上拉时 SR 正常输出，下拉时 SR 为常低输出
13	HICC	输入	过流保护时间编程
14	GND	地	模拟地
15	RAMP/CS	输入	PWM RAMP 输入（电压控制模式）或电流采样输入（电流控制模式）
16	RAMP+	输入	RAMP 比较器输入正，与 COMP 连接
17	COMP	输出	误差放大器输出
18	FB/EA-	输入	反馈端，误差放大器输入负
19	REF/EA+	输入	误差放大器输入正
20	OP_IN+	输入	集成运放输入正
21	OP_IN-	输入	集成运放输入负
22	OP_OUT	输出	集成运放输出
23	VREF	输出	5V 稳压基准输出
24	CP_IN+	输入	集成比较器输入正
25	CP_IN-	输入	集成比较器输入负
26	CP_OUT	输出	集成比较器输出
27	RT	输入	开关频率编程
28	SP	输入	副边关断至源边打开死区编程
29	PS	输入	源边关断至副边打开死区编程
30	RTLEB	输入	前沿消隐时间编程



31	ILIM_SET	输入	ILIM 选择位, 默认上拉至 VREF,连接到 GND 关闭。上拉时 ILIM 为 1V, 连接到 GND 时为 0.5V
32	GND	地	模拟地
33	ILIM	输入	过流保护检测引脚
34	SLP	输入	斜坡信号编程
35	PWMS	输出	占空比固定 25%, 且与开关频率同相的 PWM 方波输出
36	SYN	输入	外部同步时钟频率输入
37	PGND	地	功率地
38	PGND	地	功率地
39	SRB_L	输出	同步整流输出 B 低侧输出
40	SRB_H	输出	同步整流输出 B 高侧输出
41	SRA_L	输出	同步整流输出 A 低侧输出
42	SRA_H	输出	同步整流输出 A 高侧输出
43	OUTB_L	输出	源边驱动输出 B 低侧输出
44	OUTB_H	输出	源边驱动输出 B 高侧输出
45	OUTA_L	输出	源边驱动输出 A 低侧输出
46	OUTA_H	输出	源边驱动输出 A 高侧输出
47	PVCC	电源	功率钳位电源, 连接 1 μ F 至 GND
48	PVCC	电源	功率钳位电源, 连接 1 μ F 至 GND



8. 功能框图

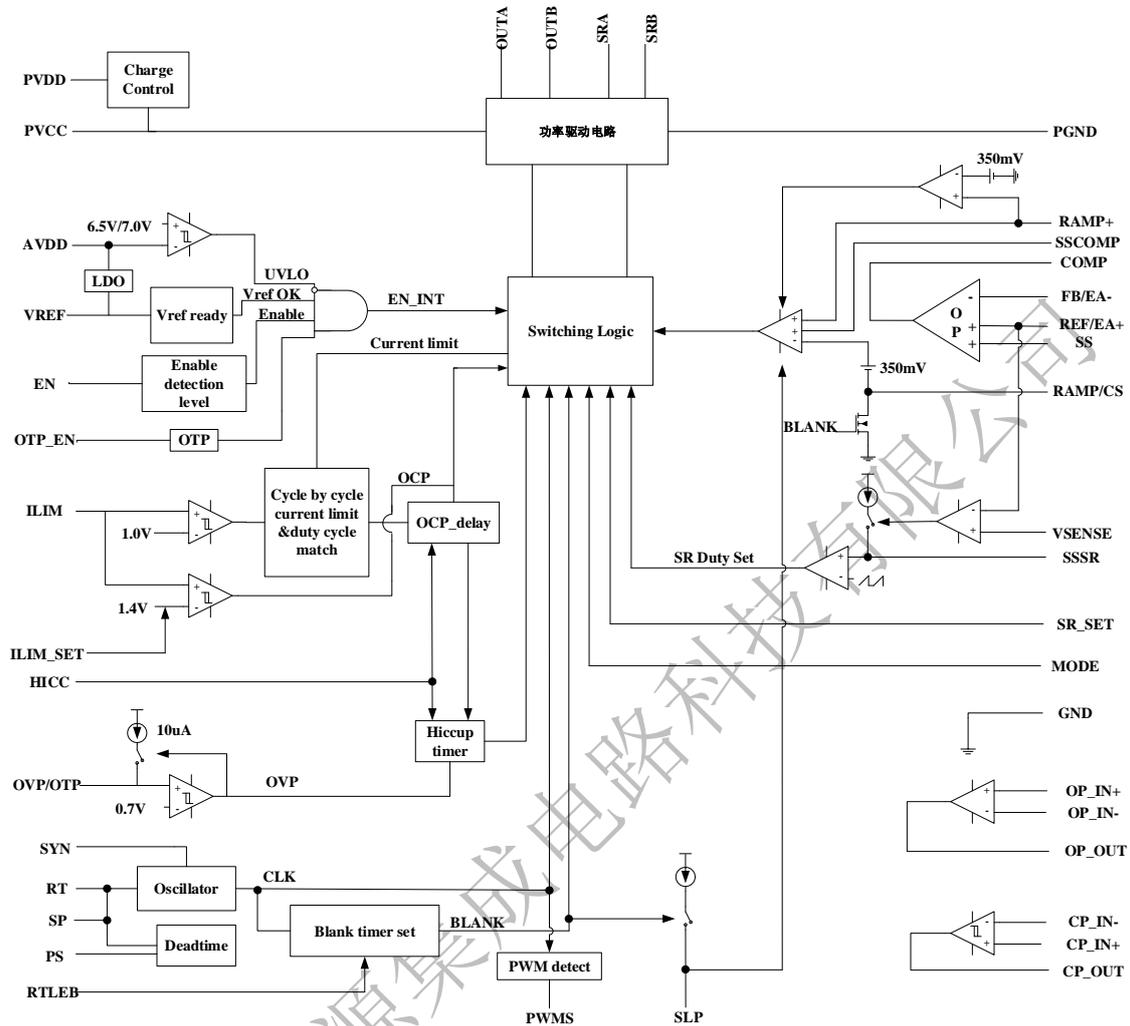


图 2 功能框图

9. 功能详细说明

9.1 综述

C42603RHC 是一款抗辐射高性能 PWM 控制器，可以满足交错正激、推挽、半桥及全桥隔离电源拓扑应用，同时内部集成同步整流控制输出可以实现更高的效率，满足高功率密度电源要求。参照芯片内部框图，芯片 C42603RHC 的主要功能模块包括 PVCC 钳位控制模块、内部稳压 LDO 模块、时钟频率设置模块、死区时间/前沿消隐设置模块、PWM 方波检测模块、逻辑控制、功率驱动、欠压保护、热关断、误差放大器等，同时内置一个运算放大器和比较器，供用户外部配置不同功能。另外 C42603RHC 通过外围配置可支持源边控制和副边控制，或者电压模式反馈和电流模式反馈。



9.2 使能设计

EN引脚可实现精密关断功能，当EN引脚的电压低于典型值2V时，内部信号复位，功率管驱动器等开关控制功能被停止，芯片进入待机模式。在待机模式中，除基准电路、LDO、内置运算放大器和比较器仍工作外，功率管驱动器、振荡器以及其他大部分功能模块都处于待机模式。待机模式的静态电流不超过4mA。EN引脚使能去抖动时间不低于3 μ s，且具有25mV的内置迟滞，避免其在翻转点附近振荡。

9.3 欠压保护

C42603RHC的供电范围7V~25V，可以满足大部分源边控制和副边控制方案。当VDD电压低于6.5V时进入欠压锁定状态，此时芯片停止工作；VDD电压需高于7V，才能退出欠压锁定状态。实际应用中，VDD对地至少需要并联1 μ F滤波电容，并且该电容距离VDD引脚越近越好。

9.4 VREF 设计

VREF引脚为内置LDO的输出，设计典型值为5V，输出限流值100mA，负责给芯片内部低压电路以及外围模块供电，亦或者给运算放大器等提供阈值基准。考虑到噪声过滤和LDO的环路稳定性，在应用时要求该引脚对地必须要并联陶瓷电容，且电容容值限定在0.5 μ F和2 μ F之间。

9.5 PVCC 设计

C42603RHC 内置 4 路驱动器，驱动上拉和下拉能力分别是 1.5A 和 3A，考虑到大电流驱动要求，单独设计 PVCC 引脚，给驱动模块供电。芯片启动时，当 VREF 建立 OK 后，PVDD 会开始给 PVCC 供电，供电的限流值为 200mA；当检测到 PVCC>6V 时，芯片会认为 PVCC 已建立完成，可以开始出驱动信号；当检测到 PVCC>11.6V，PVDD 会停止给 PVCC 供电，使其钳位在 11.6V；当 PVCC 电压低于 11.2V 时，PVDD 会重新给 PVCC 供电，使 PVCC 电压值始终处于合适的区间范围内。实际应用中，建议 PVCC 对地并联 1 μ F 滤波电容，并且该电容距离 PVCC 引脚越近越好。图 3 为 PVCC 启动示意图：

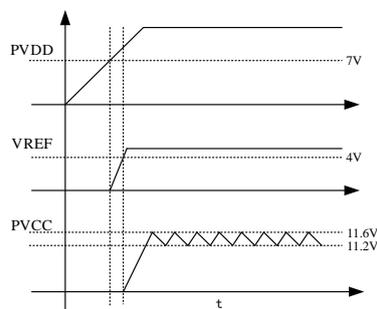


图 3 PVCC 启动示意图

9.6 开关频率及时钟同步

C42603RHC 的振荡器频率是通过外部 RT 引脚对地电阻设定的。芯片开关频率的选择一般是效率和元



器件尺寸的折中，当开关频率确定后，需要选择合适的 RT 电阻，图 4 和图 5 给出 RT 电阻和振荡器周期关系曲线：

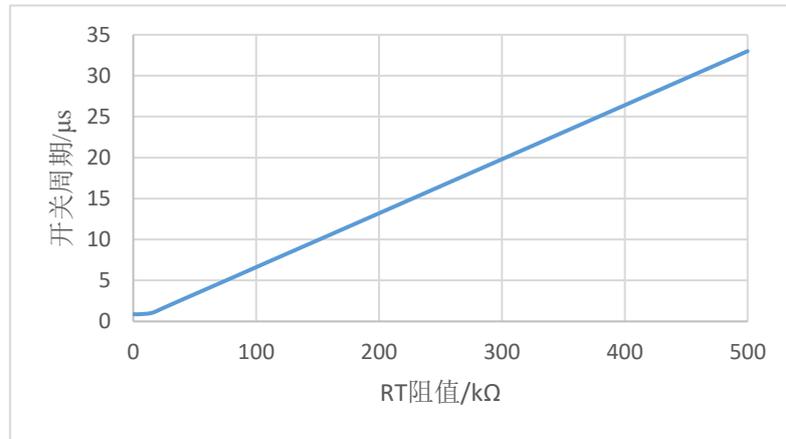


图 4 RT 电阻和振荡器周期关系曲线

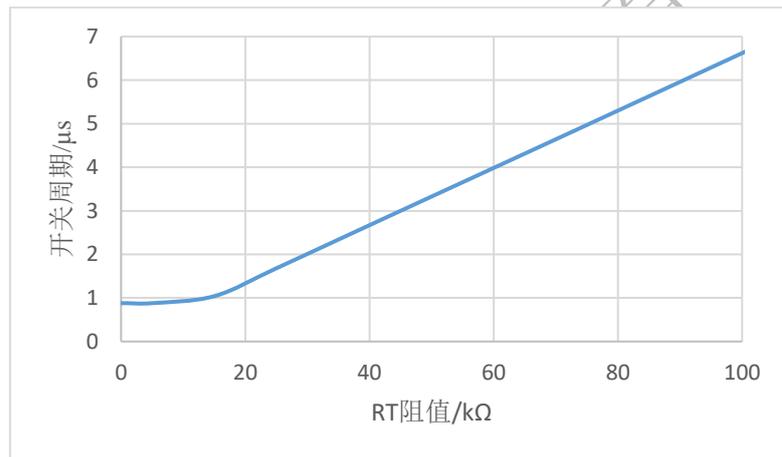


图 5 RT 电阻和振荡器周期关系曲线（局部）

RT 引脚的电流被限制在 $100\mu\text{A}$ ，因此，即使当 RT 引脚被短接到地时，开关频率的最大值也被限制约 1MHz。

通过使用 SYN 引脚，芯片也可以与外部时钟同步。理论上芯片可以识别频率 $>20\text{kHz}$ （典型值）的时钟信号，且支持最高 5MHz（典型值）的时钟同步。

9.7 死区时间调节

C42603RHC 的源副边开通和关断的死区时间可通过 SP 引脚和 PS 引脚对地电阻调节，其中 SP 引脚电阻可调节副边同步整流管关断到源边功率管开通的死区时间，PS 引脚电阻可调节源边功率管关断到副边同步整流管开通的死区时间。同时芯片也支持零死区时间设定，分别将 SP 引脚和 PS 引脚接 VREF 端即可。图 6 给出二者的关系曲线：

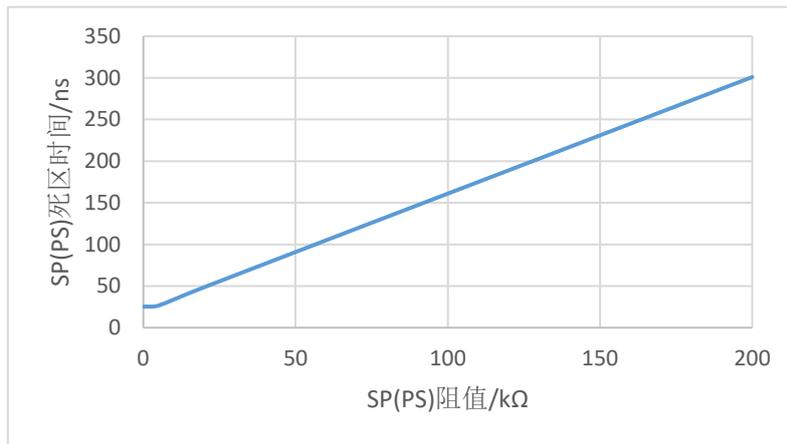


图 6 SP (PS) 电阻和相应死区时间关系

9.8 前沿消隐设计

为了抑制功率管开通瞬间的电流尖峰，一般需要在电流采样信号上加入前沿消隐做屏蔽，避免 PWM 比较器输出错误关断信号，导致源边的功率管误关断。C42603RHC 考虑到不同的应用场合，专门设计 RTLEB 引脚，可通过配置 RTLEB 引脚对地电阻，来灵活调节前沿消隐的屏蔽时间。在实际的使用中，由于逐周期限流保护和过流保护等一般情况下是先于正常 PWM 关断信号的，所以在设计时将逐周期限流保护和过流保护的前沿消隐时间设为 PWM 关断的 0.8 倍。图 7 给出 RTLEB 引脚电阻和 PWM 比较器前沿消隐时间的关系曲线：

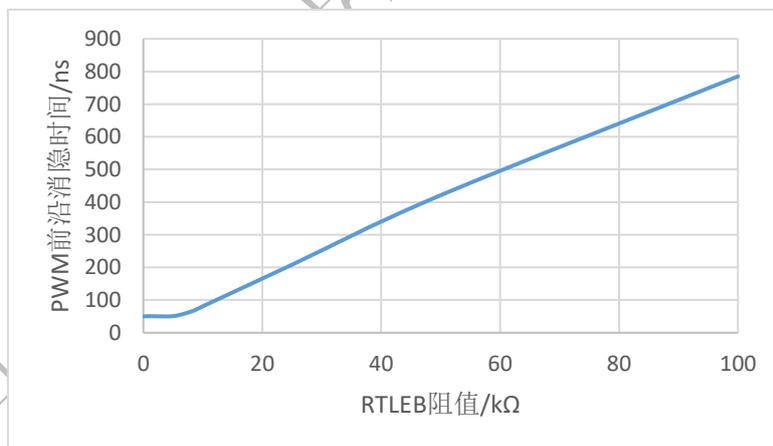


图 7 RTLEB 引脚电阻和 PWM 比较器前沿消隐时间的关系

9.9 过压保护设计

C42603RHC 提供 OVP 引脚，可通过该引脚设计多种故障保护功能。当芯片检测到 OVP 引脚电压高于 700mV 时，会立刻停止所有开关，SS 引脚和 SSSR 引脚都会被清零。一旦故障条件被清除（即 OVP 引脚电压跌落至 700mV 以下），C42603RHC 会立刻进入打嗝保护模式，当芯片退出打嗝保护状态后，会重新开始软启动。



OVP 引脚去抖动时间约 1μS, 用于减小毛刺干扰, 并设有 10μA 的开关电流来产生迟滞电压, 同时 OVP 比较器自身也具有 40mV 的小迟滞, 避免其在翻转点附近振荡。

如果 OVP 引脚的分压电阻接到输入电压 VIN 时, 则可以配置成 VIN 过压保护; 如果 OVP 引脚的分压电阻接到输出电压 VOUT 时, 则可以配置成 VOUT 过压保护; 如果 OVP 引脚的上分压电阻换成 NTC 电阻时, 则可以配置成外部过温保护。具体的外围配置电路请见图 8 和图 9:

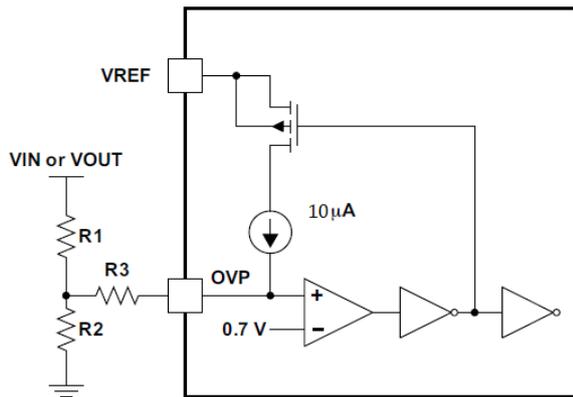


图 8 VIN/VOUT OVP 外围配置电路

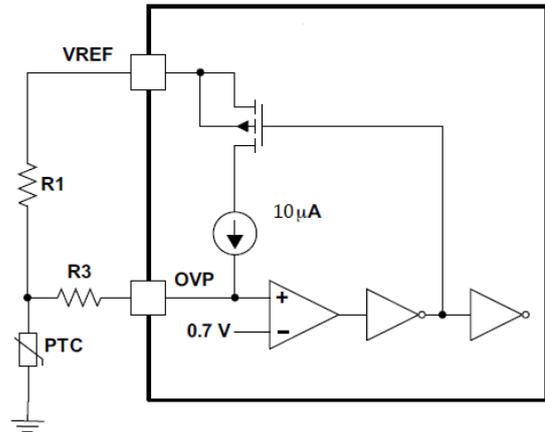


图 9 过温保护外围配置电路

9.10 SS 软启动设计

SS 软启动功能让芯片输出缓慢建立, 可以防止输出电压过冲和电流启动瞬间过大。当 C42603RHC 检测到满足 SS 启动条件时, SS 引脚会灌出 27μA 电流, 给该引脚电容充电, 直至 SS 引脚电压到达钳位电压 3.6V。

在副边控制方案中, SS 引脚和基准电压信号同时输入到误差放大器的正端, 负端接输出电压采样信号 (具体配置电路见图 10), 此时输出电压的基准取决与 SS 引脚电压和基准电压信号更低的一端, 一旦 SS 引脚电压超过基准电压信号, 则可以认为 SS 软启动已结束。根据 SS 软启动时间 T_{SS} , 选取合适的软启动电容 C_{SS} , 二者关系式为:

$$C_{SS} = \frac{27\mu A \times T_{SS}}{V_{REF/EA+}}$$

在源边控制方案中, 芯片内部的误差放大器接成电压跟随器, COMP 引脚和 FB/EA- 引脚短接, REF/EA+ 端接光耦输出 (具体配置电路见图 11)。在这种情况下, 输出电压启动可以理解成开环软启动, 因为 COMP 电压跟随的是 SS 软启动电压, 而不是控制环路的运放输出。一旦 SS 引脚电压超过稳态时的 COMP 引脚电压 V_{COMP_final} , 则可以认为 SS 软启动已结束。根据 SS 软启动时间 T_{SS} , 选取合适的软启动电容 C_{SS} , 二者关系式为:

$$C_{SS} = \frac{27\mu A \times T_{SS}}{V_{COMP_final}}$$

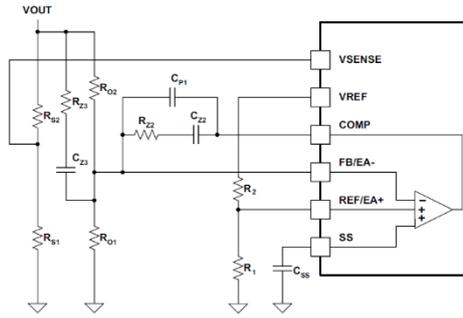


图 10 副边控制方案时误差放大器配置电路

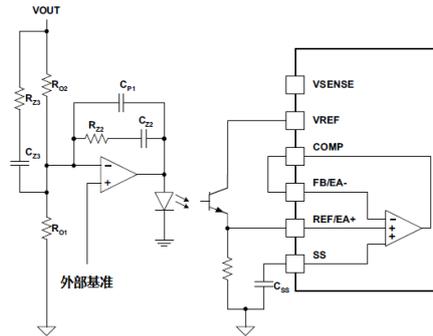


图 11 源边控制方案时误差放大器配置电路

在芯片检测到故障条件时，如 UVLO、内部 OTP、OVP 等，或者外部使能 EN 信号置低，都会通过芯片内部的 $2k\Omega$ 电阻将 SS 引脚快速清零，等待下一次软启动开始。

9.11 ILIM 限流设计

C42603RHC 提供 ILIM 引脚，可通过该引脚设计逐周期限流保护和过流保护功能。ILIM 引脚采样源边的电流信息，若芯片检测到 ILIM 引脚电压大于 $1V$ 时，会立刻关断源边输出，从而起到逐周期限流目的；若连续三个开关周期均检测到 ILIM 引脚电压大于 $1.4V$ ，芯片会认为进入过流保护状态，立刻触发打嗝保护。芯片在每次源边关断后通过约 20Ω 的开关电阻下拉 ILIM 引脚，且在源边开关信号变成高电平后仍继续下拉固定时间，用于抑制开关瞬间的毛刺影响，该时间由 RTLEB 引脚电阻调节。图 12 为 ILIM 引脚配置电路图：

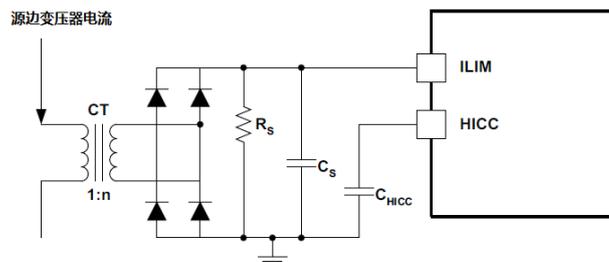


图 12 ILIM 引脚的配置电路



一旦逐周期限流值 I_{PK} 确定，则可以根据如下公式设置合适的 R_S 电阻：

$$R_S = \frac{1V \times n}{I_{PK}}$$

其中电流互感器匝比为 1:n， R_S 是 ILIM 引脚电阻。考虑到开关时会引入噪声，ILIM 引脚需要加入滤波电容以提高抗干扰能力，且 RC 时间常数设计成和逐周期限流的前沿消隐时间 T_{LEB} 一致，因此滤波电容 C_S 容值设计公式如下：

$$C_S = \frac{T_{LEB}}{R_S}$$

芯片逐周期限流状态持续一段时间也会触发过流保护，时间设定由 HICC 引脚电容决定（具体请见 [HICC 设计](#) 章节）。

9.12 HICC 设计

C42603RHC 的逐周期限流状态持续时间可通过 HICC 引脚电容 C_{HICC} 设定。若芯片检测到当前周期触发逐周期限流，HICC 引脚会灌出 $75\mu A$ 电流给 C_{HICC} 电容充电；若芯片检测到当前周期未触发逐周期限流，HICC 引脚会反向以 $75\mu A$ 电流给 C_{HICC} 电容放电；若一直满足逐周期限流条件，则 C_{HICC} 会始终以 $75\mu A$ 电流充电，直至 HICC 引脚电压大于 $600mV$ ，此时芯片会触发过流保护，停止所有开关，且 HICC 引脚会立即灌出 $1mA$ 的电流快速将 C_{HICC} 电容充电至 $2.4V$ ，再然后以 $2.7\mu A$ 电流缓慢对其放电，直至 HICC 引脚电压低于 $300mV$ ，芯片退出过流保护，重新开始软启动。图 13 是逐周期限流时序和 HICC 重启恢复波形。

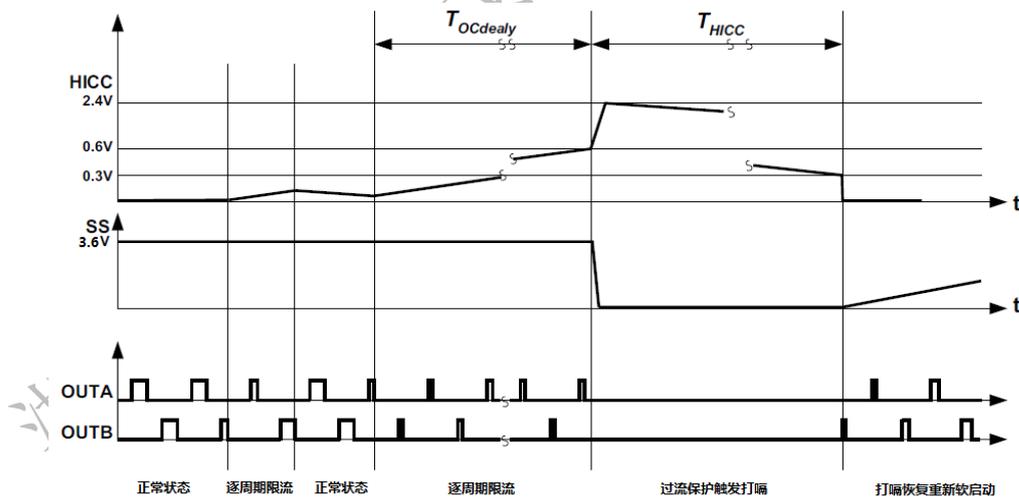


图 13 逐周期限流时序和 HICC 重启恢复波形

根据上面的描述，逐周期限流状态维持时间 $T_{OC(delay)}$ 有如下公式：

$$T_{OC(delay)} = C_{HICC} \times \frac{0.6V}{75\mu A}$$

并且打嗝恢复时间 T_{HICC} 有如下公式：



$$T_{HICC} = C_{HICC} \times \frac{2.4V - 0.3V}{2.7\mu A}$$

最后需要说明的是，芯片进入打嗝保护状态时，SS 引脚和 SSSR 引脚都会被立刻清零，待退出打嗝状态后，再重新开始软启动。

9.13 过温保护

芯片具有过温保护功能，热关断的温度点设置为 150°C，退出的温度点温为 135°C（15°C 的迟滞）。在热关断期间，所有开关被关闭且芯片被复位（SS 引脚和 SSSR 引脚等都将强制拉低）。

9.14 斜坡补偿

C42603RHC 提供 SLP 引脚，输出固定 80μA 电流。系统采用电流模控制方案时，可在 SLP 引脚接电容，借此产生斜坡信号；然后芯片内部会将该信号叠加在 RAMP+信号上，产生 PWM 波控制信号 V_C；最后芯片将 V_C 信号输送到 PWM 比较器产生最终的 PWM 信号。V_C 信号满足如下关系式：

$$V_C = V_{RAMP+} - 0.5 \times V_{SLP}$$

其中 V_{COMP} 是误差放大器输出补偿电压信号，V_{SLP} 是 SLP 引脚电压。当系统采用电压模控制方案时，可直接将 SLP 引脚接地，即可关断斜坡补偿功能。图 14 为 SLP 引脚配置示意图。

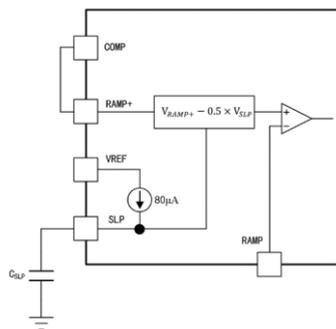


图 14 SLP 引脚配置示意图

9.15 RAMP 设计

C42603RHC 同时支持电压模控制方案和电流模控制方案，因此需要提供 RAMP 引脚，便于客户在电压模式下产生锯齿波信号或者在电流模式下采样输出电流反馈。

在电压模控制方案时，RAMP 引脚必须外接电阻 R_{CS} 和电容 C_{CS}，具体见图 15。在芯片内部 RAMP 引脚有下拉开关电阻（阻值约 40Ω），且钳位电压是 4V，保护引脚不被击穿。在设计时，电容 C_{CS} 需要足够小以确保其在前沿消隐 T_{LEB} 时间内可以被拉到地，T_{LEB} 参数请见[章节 9.8](#)，因此 C_{CS} 设计公式可以归纳为：

$$C_{CS} < \left(\frac{3.6V}{2 \times 40\Omega} \right) \times T_{LEB}$$

考虑到 PCB 版图上会引入一些寄生电容，为了减小其影响，常规设计时建议 C_{CS} 容值不低于 100pF，



因此综合考量下， C_{CS} 容值推荐使用 470pF，可以满足绝大多数场合应用。在 C_{CS} 确定后， R_{CS} 可根据如下公式推算：

$$R_{CS} = \frac{1}{2 \times \ln\left(\frac{V_{CHARGE}}{V_{CHARGE} - V_{PK}}\right) \times C_{CS} \times F_{SW}}$$

其中， V_{CHARGE} 是 RC 充电的供电电压， V_{PK} 是 RAMP 峰值， F_{SW} 是源边的开关频率。

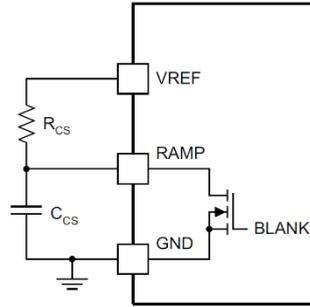


图 15 AMP 引脚配置示意图

C42603RHC 工作在副边控制方案时，一般将 V_{CHARGE} 供电接至 VREF 引脚，即固定 5V 供电；若工作在源边控制方案时，可以通过将 V_{CHARGE} 供电改成输入 VIN 来产生电压前馈，从而实现更快的动态响应，详见图 16。

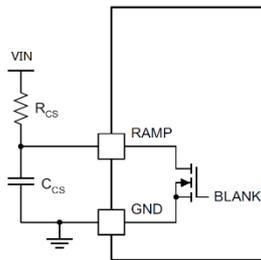


图 16 入电压前馈的 RAMP 引脚配置示意图

在电流模控制方案时，RAMP 引脚需要检测源边的电流，可利用电流互感器实现对源边电流采样（请见图 17，同时斜坡补偿设计请见上面的章节 9.14。

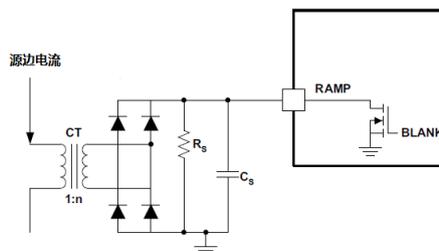


图 17 流模控制方案时 RAMP 引脚配置示意图

9.16 误差放大器设计



C42603RHC 集成高性能误差放大器，具有高增益带宽（典型值 3.5MHz）和高驱动能力（驱动上拉能力典型值 4.5mA，下拉能力典型值 6.5mA），同时共模输入范围 0V~3.5V，可以满足绝大多数场合应用。

在源边控制方案中，误差放大器作为控制主环路的运算放大器，REF/EA+接基准电压，FB/EA-接输出反馈信号，第三端接 SS 引脚，控制输出软启动，具体配置示意图见图 18。

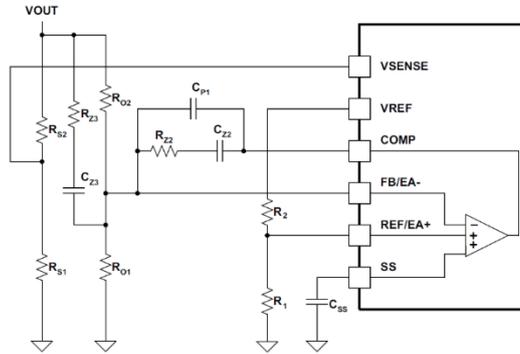


图 18 副边反馈时误差放大器配置示意图

在副边控制方案中，误差放大器仅作为电压跟随器使用，副边仍需要一个额外的误差放大器控制主环路，如图 19 所示。

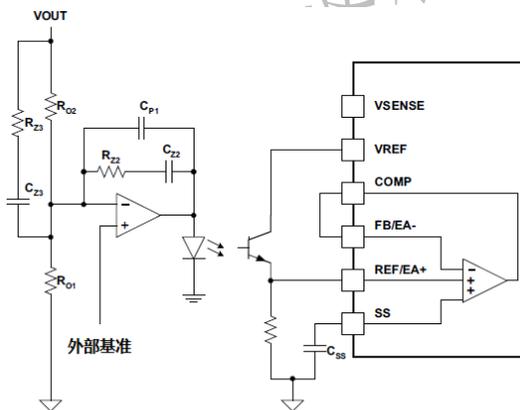


图 19 源边反馈时误差放大器配置示意图

9.17 内置运算放大器设计

C42603RHC 内置轨到轨运算放大器，供客户外部配置新的功能。该运算放大器具有高增益带宽（典型值 2MHz），高驱动能力（驱动上拉电流能力典型值 4.5mA，下拉电流能力典型值 6.5mA），同时共模输入和输出范围均为 0V~5V。

9.18 内置比较器设计

C42603RHC 内置轨到轨比较器，供客户外部配置新的功能。该比较器具有很高的驱动能力（驱动能力典型值 40mA），输入失调电压不高于 5mV，同时为了避免在翻转点振荡，比较器自身设计 50mV~70mV 左右迟滞。



9.19 驱动设计

为了可以直接驱动外部功率 MOS 管，C42603RHC 内置驱动器，驱动上拉和下拉电流分别提升为 1.5A 和 3A，且驱动信号的上拉和下拉分拆，可通过外部串联电阻等方式配置不同的驱动能力。图 20 所示的是副边控制驱动示意图。

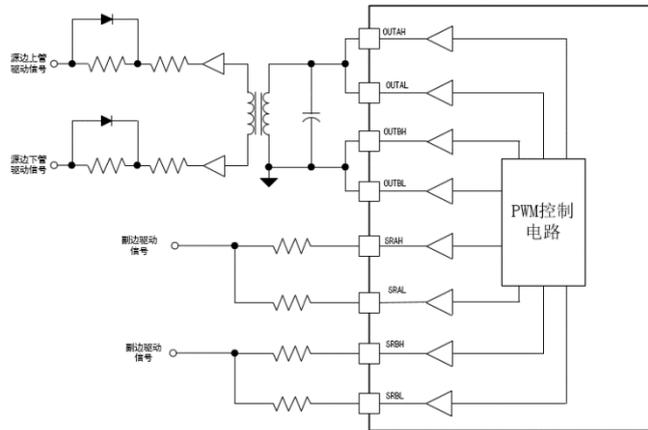


图 20 副边控制时驱动示意图

9.20 SSSR 软启动设计

SSSR 软启电路的主要功能是渐渐调节副边导通的占空比直至稳态时和源边呈互补的开关状态，避免在芯片刚启动时有较大的反向电流。当芯片检测到 $COMP > 350mV$ 和 $VSENSE > EA+$ 时，SSSR 引脚会输出 $27\mu A$ 电流，开始软启动，控制副边导通占空比逐渐上升；软启状态结束后 SSSR 引脚会钳位 3.6V；当芯片触发 UVLO/OTP/OVP 等保护或者触发 EN 为零和 $COMP < 350mV$ 等条件时，SSSR 引脚都会通过内部 $2k\Omega$ 开关电阻快速清零；当芯片检测到 VSENSE 引脚电压低于设定阈值时，SSSR 引脚会通过 $10\mu A$ 电流缓慢对其放电，原因是在正常负载阶跃的过程中有可能会满足 VSENSE 引脚电压低于设定阈值条件，若 SSSR 下拉过快，会导致副边开通占空比突变，造成环路不稳定。图 21 为 SSSR 引脚结构示意图。

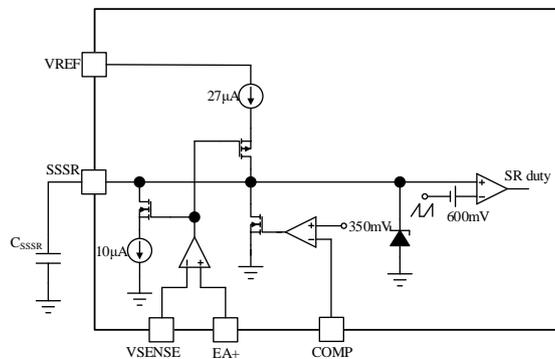


图 21 SSSR 引脚结构示意图

9.21 MODE 设计



C42603RHC 支持多种工作拓扑。当应用在桥式和正激拓扑时，可以将 MODE 脚悬空，此时源边最大导通占空比限定在 50% 以下；当应用在反激时，需要把占空比提升至 50% 以上，可以将 MODE 脚接地，放开 50% 占空比限制，此时 OUTA 和 SRA 互补型输出，OUTB 和 SRB 不输出信号。

9.22 SSCOMP 软启动设计

SSCOMP 引脚输入到内部 PWM 比较器的第二同向输入端，使源边导通时间缓慢上升，避免启动时输出电流过冲；软启动完成后 SSCOMP 会钳位在 3V。

9.23 其他功能引脚

C42603RHC 提供 ILIM_SET、OTP_EN 和 SR_SET 三个功能性引脚，且在芯片内部每个引脚均有约 100 μ A 的上拉电流，因此正常设计时各引脚默认悬空即可。相反的，若强制将 ILIM_SET 接地，可将逐周期限流阈值和过流保护阈值分别降低至 0.5V 和 0.7V；若强制将 OTP_EN 接地，可屏蔽芯片内部的过温保护功能，使芯片可以工作在更宽的温度范围；若强制将 SR_SET 接地，可屏蔽副边 SRA 和 SRB 输出信号，便于用户自主选择是否打开副边同步整流管。

10. 应用说明

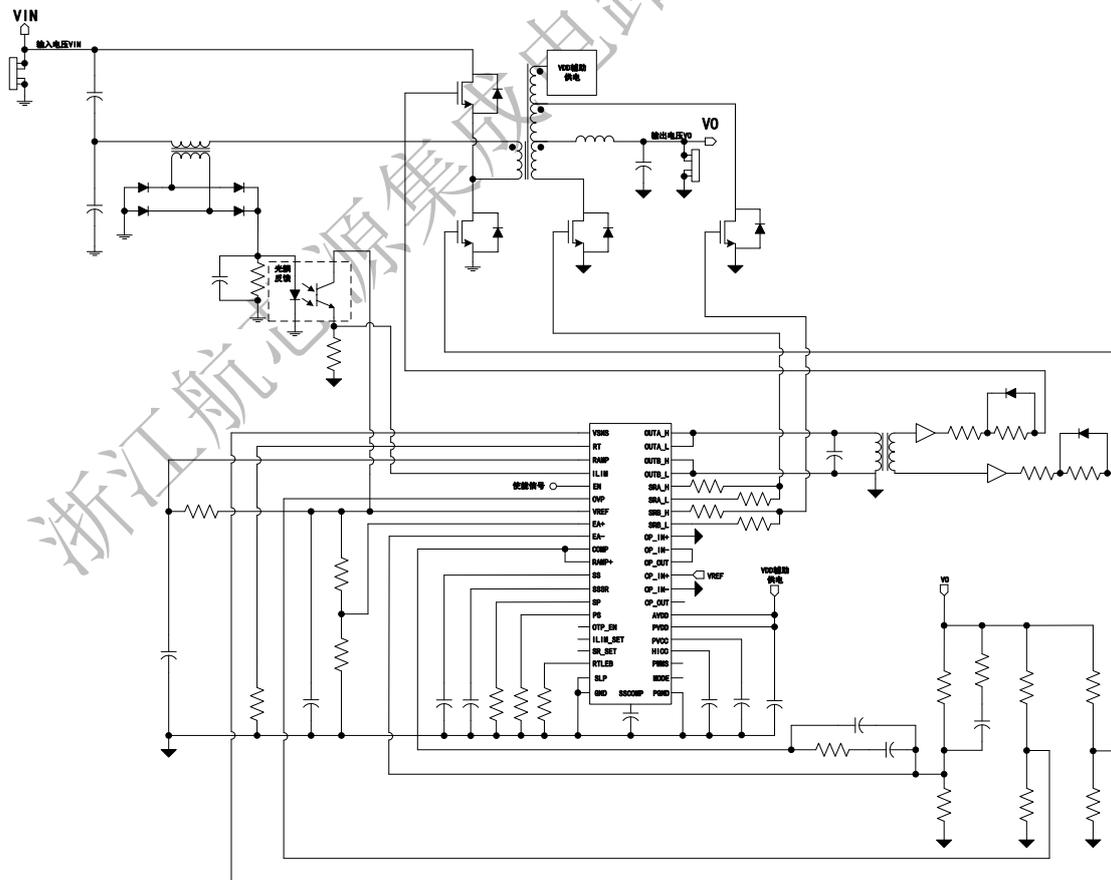


图 22 C42603RHC 半桥拓扑典型应用



10.1 输出电压设置

可以通过两个串联的电阻 R21、R23 来调整输出电压的大小，参考图 1，TL431 的基准电压为 2.5V。

我们可以从图中得出输出电压的计算公式：
$$V_o = \left(1 + \frac{R_{21}}{R_{23}}\right) \cdot 2.5V .$$

10.2 MOS 管选取

N 沟道功率 MOS 管的选择取决于对 $R_{DS(ON)}$ 、栅电荷 (Q_G)、栅漏电荷(Q_{GD})、最大输出电流的要求。设计时应折衷考虑 MOS 管的栅极电荷与 $R_{DS(ON)}$ 值。因输入上电过程中驱动电压最低可能会低至 7V，建议选择阈值电压不高于 7V 的 MOS 管。

10.3 输出电容选取

需要采用低 ESR（等效串联电阻）的电容以最大限度减小输出电压纹波。多层陶瓷电容和电解电容的并联是最佳的选择，因为它具有非常低的 ESR 和较低的成本。

对于大多数应用来说，10 μ F 陶瓷电容和 470 μ F 钽电容的并联用于输出已经足够，可以采用更大的电容值来获得极低的输出电压纹波并改善瞬态响应。上述陶瓷电容建议优先选用 X5R 和 X7R 介质材料的电容，因其能在很宽的电压和温度范围内保持电容的稳定性。

10.4 输入电容选取

低 ESR 的输入电容降低了开关噪声。因此，将陶瓷电容用于输入去藕是一种上佳的选择，而且电容应尽可能放在靠近芯片的地方。对于绝大多数应用场合，AVDD/PVDD/PVCC 等脚位各并联一个 2.2 μ F 的陶瓷电容的就已经足够，VREF 脚需并联 1 μ F~2.2 μ F 的陶瓷电容。上述陶瓷电容，建议优先选用 X5R 和 X7R 介质材料的电容，因其能在很宽的电压和温度范围内保持电容的稳定性。

10.5 电感选取

电感的选择与开关频率有关。在大多数应用中，一般建议采用 1~2 μ H 的电感。较大的电感值通过减小其纹波电流，能够获得较高的输出电流能力，但同时由于电感尺寸增加而导致布板面积增加。

电感器的电流纹波通常设定在最大电感器电流的 20%至 40%。电感器应该具有较低的 DCR（绕组的串联电阻）以降低电感上的损耗，并且须保证电流至峰值电流的情况下尚未发生饱和。为了尽量降低辐射噪声，可以采用屏蔽电感器。

10.6 变压器选取

变压器的选择与开关频率有关，开关频率 200kHz~500kHz，选用 PC95 材质的磁芯。根据 AP 法选择磁芯，根据输入输出电压确定匝比，根据源副边峰值电流确定绕线线径。

10.7 内置比较器和运算放大器接法

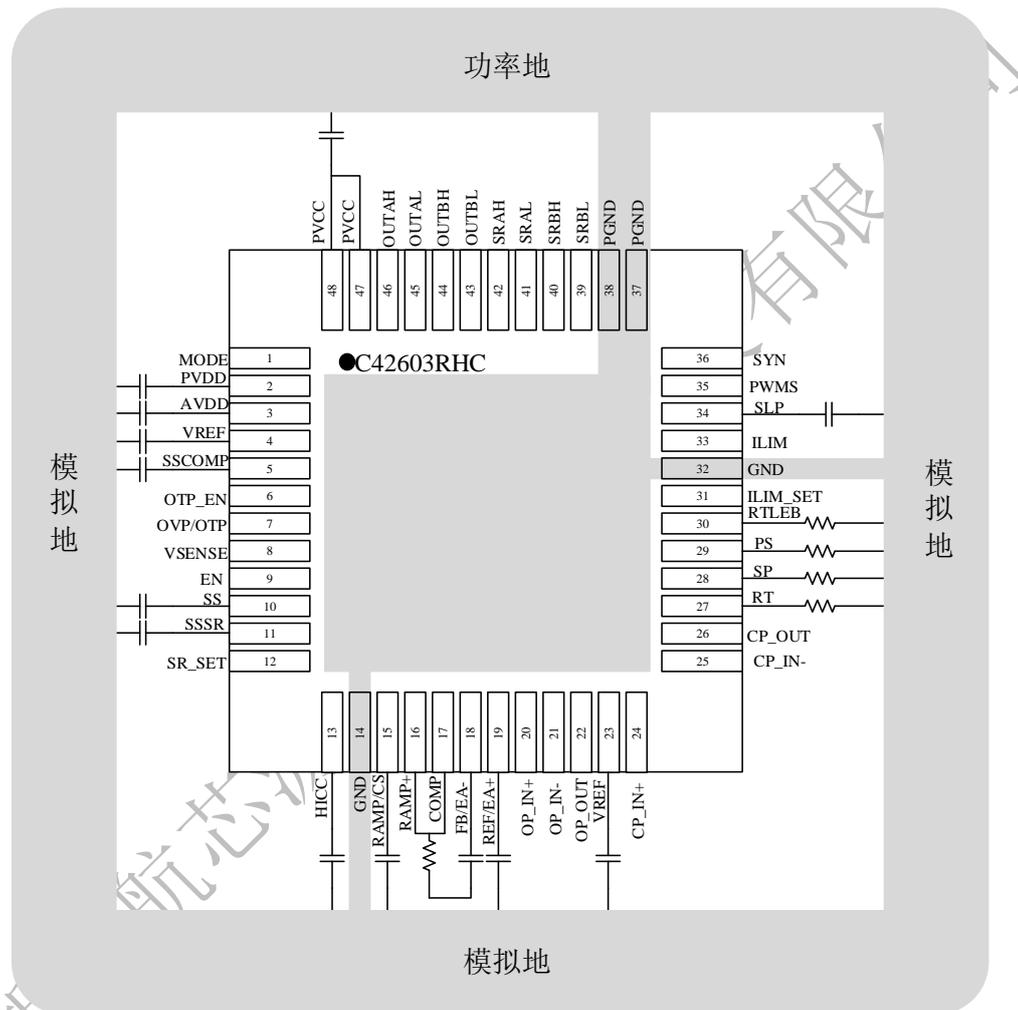


若电路结构不使用内置比较器和运算放大器，输入引脚通过输入电阻接固定电平或者地，输出引脚可以悬空。

10.8 背部散热焊盘接法

芯片背部散热焊盘接模拟地，并打上一定数量的散热过孔。

11. 布板注意事项

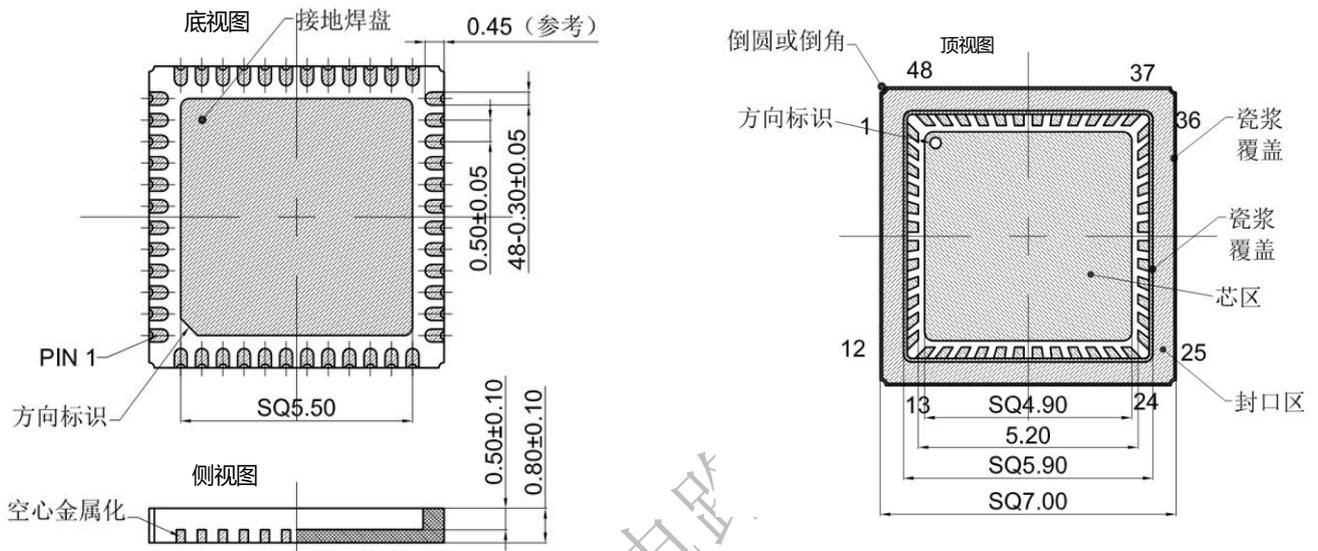


- 1) 功率走线如 PGND、PVCC 等，应简短并且具有一定宽度；
- 2) FB 引脚直接连接反馈电阻，两个反馈电阻必须连接于输出电容和地之间；
- 3) 分别在芯片的 PVCC、PVDD 脚以及高侧 MOS 管的漏极放置去耦电容，且尽量与芯片或者 MOS 管靠近；
- 4) 驱动器的输出脚 OUTA_L、OUTA_H 和 OUTB_L、OUTB_H 和 SRA_L、SRA_H 和 SRB_L、SRB_H 应简短并且具有一定宽度，以减小寄生电感；
- 5) 驱动信号远离敏感节点 FB、COMP、RAMP/CS；



- 6) 采样脚 ILIM，需与采样电阻直接相连；可通过串联 100Ω 量级的小电阻、并且在两个引脚之间增加 $1nF$ 量级的电容以抑制采样电阻的寄生 ESL（等效串联电感）的干扰。
- 7) 模拟地和功率地尽量实现单点互联，减小功率地给模拟地所带来的串扰

12. 封装信息





13. 版本说明

产品型号	编制时间	版本编号	修订记录
C42603RHC	2021.10.14	Rev.1	初始版本
C42603RHC	2021.12.9	Rev.2	更新芯片引脚说明及电性能参数表
C42603RHC	2022.04.11	Rev.3	统一修正