



-0.5V ~ -1.2V 抗辐射栅极偏置芯片

1. 产品特性

- 最大栅极偏置输出电流: $\pm 80\text{mA}$
- 栅极调制电压: $-0.5\text{V} \sim -1.2\text{V}$ 可选
- 使能电压: $+5\text{V} / -5\text{V}$
- 总剂量 (TID) 耐受: $\geq 100\text{k rad}(\text{si})$
- 单粒子锁定及烧毁对线性能量传输 (LET) 的抗干扰度: $\geq 75\text{MeV} \cdot \text{cm}^2/\text{mg}$

2. 功能描述

C49006RH为GaAs栅压偏置芯片,采用CMOS工艺,输出15种偏置电压(从-0.5V至-1.2V, 50mV步进),输出具备双向最大80mA的负载能力,随电源电压及温度的变化波动小,静态电流低。C49006RH可以通过打线更改输出配置电压,且当EN为+5V或-5V时,芯片都能使能。适合为GaAs FET提供稳定可靠的栅偏置。

3. 产品应用

- GaAs FET供电
- GaAs栅压偏置

4. 裸芯片/封装简介

- 本产品为裸芯片,尺寸为 $1670\mu\text{m} * 1520\mu\text{m}$ (含划片槽尺寸)

5. 绝对最大额定值

表 1 绝对最大额定值

符号	参数	数值	单位
V_{EE}	负电源电压	$-5.5\text{V} \sim +0.3\text{V}$	V
T_{STG}	储存温度	$-65 \sim 150$	$^{\circ}\text{C}$
T_A	工作温度	$-55 \sim 125$	$^{\circ}\text{C}$

- (1) 使用中超过这些绝对最大值可能对芯片造成永久损坏。

6. 推荐工作条件

- 1) 负电源电压 V_{EE} : -5V



- 2) EN 使能电压: -5V
- 3) 工作环境温度 (T_A): $-55^{\circ}\text{C} \sim 125^{\circ}\text{C}$ 。

7. 主要电参数

除另有规定外, $V_{EE} = -5\text{V}$, $T_A = -55^{\circ}\text{C} \sim 125^{\circ}\text{C}$

表 2 主要电参数

参数		测试条件	最小值	最大值	单位
电源电压 V_{EE} 输入范围			-5.5	-3	V
I_{IN}	电源输入电流	空载	0.6	1	mA
I_{EN}	使能端电流	$EN = V_{EE} = -5.5\text{V}$		1	μA
EN_{H1}	正压使能上升	空载	1.5		V
EN_{L1}	正压使能下降	空载		0.4	V
EN_{H2}	负压使能上升	空载		-1.5	V
EN_{L2}	负压使能下降	空载	-0.4		V
$ \Delta V_o $	电压波动	$I_{OUT} = \pm 80\text{mA}$		50	mV

8. 功能框图及引脚介绍

8.1 功能框图

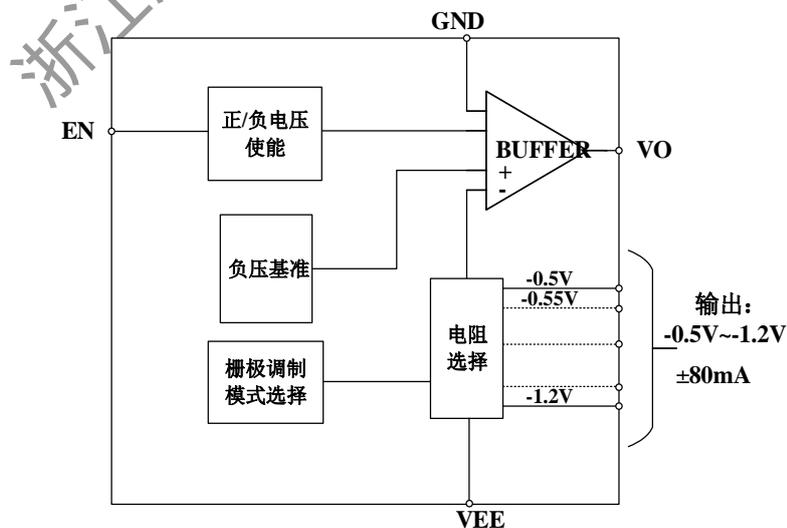


图 1 C49006RH 功能框图



8.2 引脚介绍

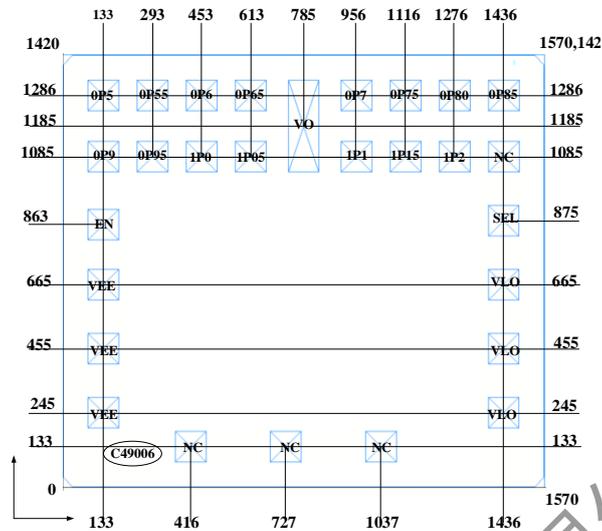


图 2 引脚分布图

- 芯片尺寸：1670 μm * 1520 μm （含划片槽）
- PAD 尺寸：VO：100 * 300 μm^2 、其它 PAD：100 * 100 μm^2

表 3 引脚介绍

引脚序号	引脚名称	引脚功能描述
1	0P5	-0.5V
2	0P55	-0.55V
3	0P6	-0.6V
4	0P65	-0.65V
5	VO	功率输出
6	0P7	-0.7V
7	0P75	-0.75V
8	0P8	-0.8V
9	0P85	-0.85V
10	0P9	-0.9V
11	0P95	-0.95V
12	1P0	-1.0V
13	1P05	-1.05V
14	1p1	-1.1V
15	1P15	-1.15V
16	1P2	-1.2V
17	NC	悬空
18	NC	悬空
19~21	VLO	地



22~24	NC	悬空
25~27	VEE	负压电源
28	EN	正压/负压使能

9. 芯片应用说明

9.1 典型应用图

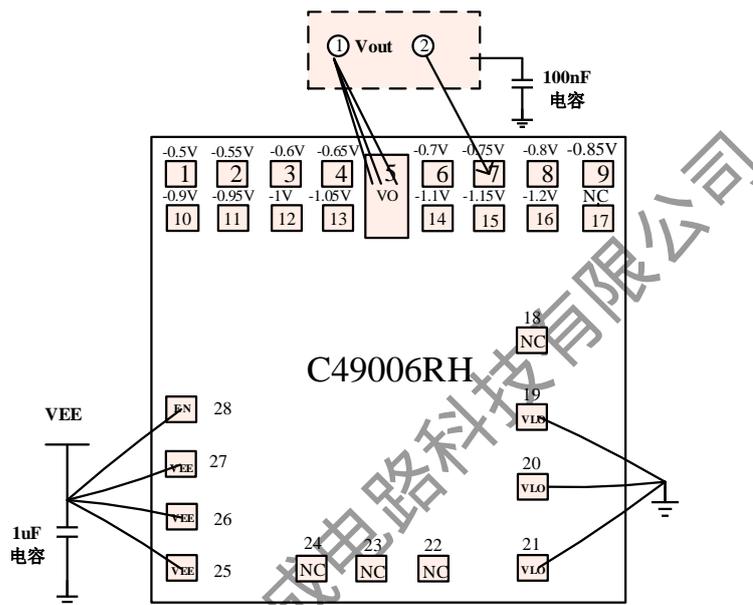


图 3 C49006RH 工作推荐电路

9.2 应用说明

- 1) 如果需输出-0.75V，**必须先将 VO 和 PCB 输出端口通过打线连接起来**，再将输出通过金丝打到芯片上 7 的 PAD 位置（**如图所示，顺序和方向都需要按照箭头所示**）；如果需输出-1.2V，需将 PCB 输出端口通过金丝打到芯片上 16 的 PAD 位置（同时必须保持 5 号 PAD 的金丝到输出）；以此类推。一次只能输出一个电压，不用的输出电压脚悬空。
- 2) VEE 旁路 1 μ F 陶瓷电容到地。输出旁路 100nF 陶瓷电容到地，且需尽可能靠近输出。
- 3) 不用的输入端和输出端应悬空；

10. 注意事项

10.1 产品安装注意事项

- 1) 芯片键合区主要材料为铝，适宜于键合工艺，键合材料推荐硅铝丝，若使用金丝，在芯片装配、使用过程中需控制金铝化合物产生；
- 2) 芯片背面未金属化，可采用导电胶粘接；



10.2 产品使用注意事项

- 1) 器件不能超过极限工作条件使用；
- 2) 电源去耦：应在靠近器件电源引出端处采用 1nF-1 μ F 滤波电容。此外，线路板布线应尽量短，尽量避免直角、锐角走线；
- 3) 工作时先检查电源、地是否接触良好后再接通器件电源。

10.3 产品防护注意事项

- 1) 本产品可以抗 1000V 静电击穿，使用时应注意避免静电损伤，操作人员戴接地防静电手环，操作台面、操作设备接地良好，拿取芯片时，最好使用真空吸笔，以免损伤芯片；
- 2) 真空包装好的芯片应贮存在温度 10 $^{\circ}$ C 到 30 $^{\circ}$ C，相对湿度 20%~70%的环境中，周围没有酸、碱或者其它腐蚀性气体，通风良好，且具备相应防静电措施；未使用的芯片应存于氮气柜中；
- 3) 在避免雨、雪直接影响的条件下，装有产品的包装箱可以用安全的运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。



11. 版本说明

产品型号	编制时间	版本编号	修订记录
C49006RH	2021.10.14	Rev.1	初始版本
C49006RH	2022.04.11	Rev.2	统一修正

浙江航芯源集成电路科技有限公司