



3V~12V 电压输入，0.2A&0.8A 双路输出

抗辐射电源调制芯片

1. 产品特性

- 输入电压范围：3V~12V
- 输出电流： $I_A=0.2A$ 、 $I_B=0.8A$
- -5V负压使能
- 每一路独立开关控制
- 上升时延 $\leq 50ns$ ，上升时间 $\leq 50ns$
- 下降时延 $\leq 70ns$ ，下降时间 $\leq 100ns$
- 总剂量（TID）耐受： $\geq 100k\ rad(si)$
- 单粒子锁定及烧毁对线性能量传输（LET）的抗干扰度： $\geq 75MeV*cm^2/mg$

2. 功能描述

C43401RH是一款采用硅工艺制造的大电流双路电源调制器芯片,主要由TTL电平转换电路和驱动电路两部分构成。

芯片功能主要是将TTL电平转换成CMOS电平，并提供独立的两路输入、输出。其中，一路可提供最大0.2A的输出电流，另一路可提供最大0.8A的输出电流。该芯片具有控制两路的总使能，以及控制各路独立使能。芯片可在3V~12V输入电压范围内正常工作，当输入电压大于5V时，内置功率PMOS导通电阻基本不变。

3. 产品应用

- 大功率输出
- 快速电源开关转换

4. 裸芯片/封装简介

- 本产品为裸芯片，尺寸为 $1650\mu m*2135\mu m$



5. 绝对最大额定值

表 1 绝对最大额定值

符号	参数	最小值	最大值	单位
$V_{DDA} V_{DDB}$	电源电压	-0.3	13	V
IN_A, IN_B	逻辑输入	-0.3	5.5	V
EN_A, EN_B, EN	使能	-5.5	0.3	V
T_S	贮存温度	-65	150	°C

(1) 使用中超过这些绝对最大值可能对芯片造成永久损坏。

6. 推荐工作条件

- 1) 电源电压 V_{DDA} 、 V_{DDB} : 3~12V
- 2) 输出稳态电流 OUT_A : 200mA
- 3) 输出稳态电流 OUT_B : 800mA
- 4) 工作环境温度 (T_A): -55°C ~ 125°C。

7. 主要电参数

除非特别说明, $V_{DDA} = V_{DDB} = 12V$, $T_A = -55^{\circ}C \sim +125^{\circ}C$

表 2 主要电参数

参数	符号	测试条件	最小值	典型值	最大值	单位
输入电压	V_{DDX}		3		12	V
输出电流	I_{OA}/I_{OB}	A 路输出逻辑高			0.2	A
		B 路输出逻辑高			0.8	A
IN_X 逻辑高电平	V_{IH}		2.4			V
IN_X 逻辑低电平	V_{IL}				0.8	V
EN 逻辑高电平	EN_H				-4.5	V
EN 逻辑低电平	EN_L		-0.8			V
EN_X 逻辑高电平	EN_{X_H}	附注 a	-0.8			V
EN_X 逻辑低电平	EN_{X_L}	附注 a			-4.5	



输出高电平	OUT _{Ax1}	附注 a $V_{INA/B}=5V, V_{DDA/B}=12V,$ $OUT_A=0.2A, OUT_B=0.8A$	11.6			V
输出低电平	OUT _{X0}	附注 a $V_{INA/B}=0V, V_{DDA/B}=12V,$ $OUT_A=0.2A, OUT_B=0.8A$		12	30	mV
上升时间 ^b	T _R	附注 b $C_L=1nF, R_{LA}=60\Omega, R_{LB}=15\Omega$		10	50	ns
下降时间 ^b	T _L	附注 b $C_L=1nF, R_{LA}=60\Omega, R_{LB}=15\Omega$		35	70	ns
上升延时 ^b	T _{D1}	附注 b $C_L=1nF, R_{LA}=60\Omega, R_{LB}=15\Omega$		40	50	ns
下降延时 ^b	T _{D2}	附注 b $C_L=1nF, R_{LA}=60\Omega, R_{LB}=15\Omega$		50	100	ns
关断电流	I _{STB}	EN, EN _X 都关断			1	mA

附注 a: EN_X、IN_X、OUT_{X1}、OUT_{X0} 中“x”指 A 路或 B 路。
附注 b: 仅测试 B 路, A 路由设计保证, 不在生产中进行 100% 测试。

8. 功能框图及引脚介绍

8.1 功能框图

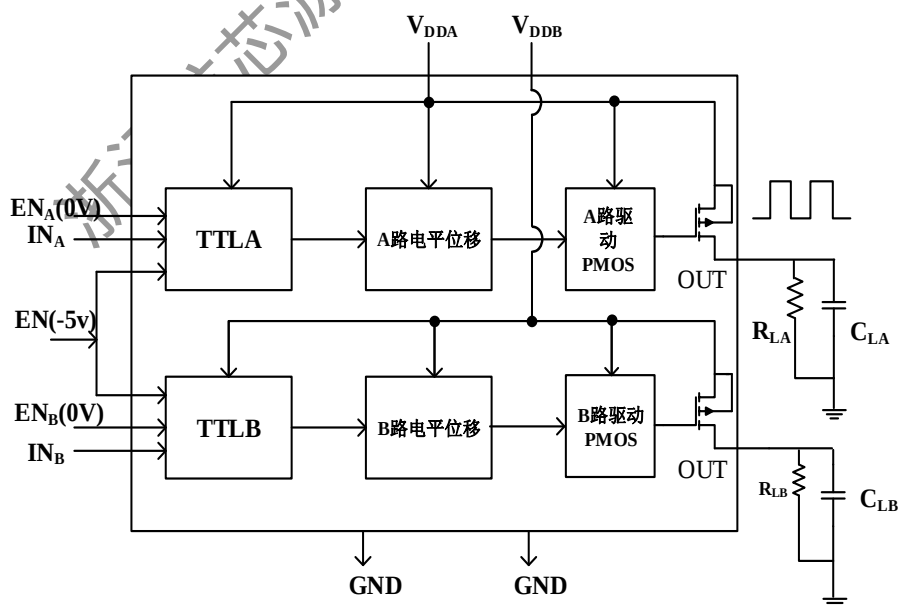


图 1 功能框图



8.2 引脚介绍

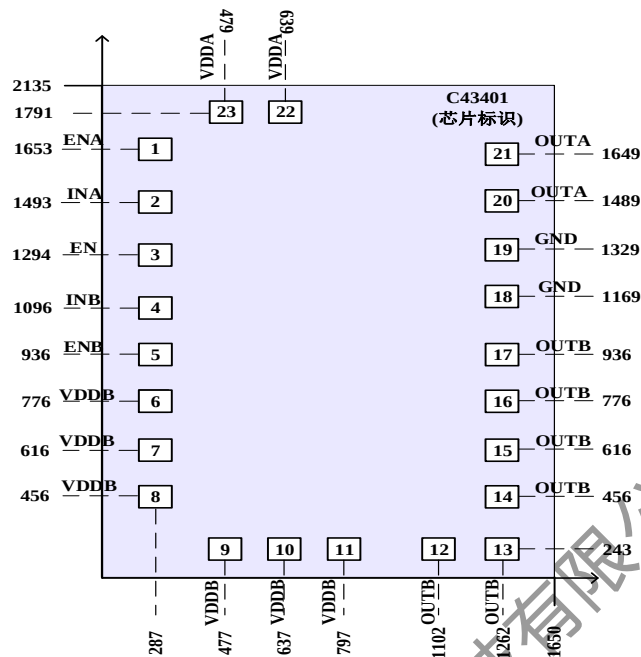


图 2 引脚分布图

- 芯片尺寸：1650*2135 μm^2 （含划片槽尺寸）
- PAD 尺寸：100*100 μm^2

表 3 引脚介绍

引脚序号	引脚名称	引脚功能描述
1	ENA	A 路使能端
2	INA	A 路输入端
3	EN	总使能
4	INB	B 路输入端
5	ENB	B 路使能
6~11	VDDDB	B 路电源
12~17	OUTB	B 路输出端
18,19	GND	地
20,21	OUTA	A 路输出端
22,23	VDDA	A 路电源端

9. 逻辑功能说明

下列各表给出 C43401RH 使能端和输入端、输出端逻辑定义和真值表



表 4 逻辑定义表

	H(逻辑高)	L (逻辑低)
EN	-5V	0V
EN _X	0V	-5V
IN _X	5V/3.3V	0V
OUT _X	VDD _X	高阻态

注：EN_X、IN_X和OUT_X指A路或B路

表 5 逻辑真值表

EN	EN _X	IN _X	OUT _X
L	X	X	L
H	L	X	L
H	H	L	L
H	H	H	H

注：1. EN_X、IN_X和OUT_X指A路或B路；
2.逻辑X指此引脚可为任意逻辑。

10. 芯片应用说明

10.1 典型应用图

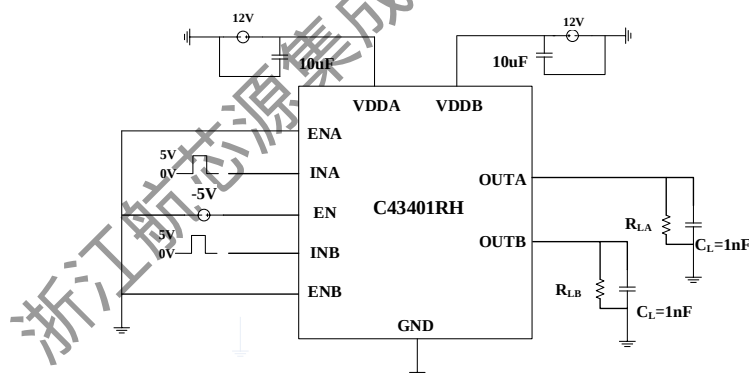


图 3 C43401RH 工作推荐电路

10.2 输入端口设置

输入端口IN_X为TTL电平，不用可以悬空，默认接0V。端口EN和EN_X为负压检测总使能和独立X路使能端口，有较小的输入电流（约20μA），正常使用时若干扰较大可外接100nF电容。EN和EN_X的使用范围为0~-5V，芯片默认EN和EN_X都接0V。

10.3 输出端口设置

输出端口OUT_X为内部功率PMOS管漏极，不用可以悬空，为高阻态，若有下拉需求可配合时序接入下拉，禁止接地。



10.4 电源设置

A路和B路供电电源是独立分开的，但负压检测总使能电源是接在B路电源上的，若不用B路输出，需将B路电源接在A路电源上。

10.5 布板注意事项

- 1) 功率走线如地、VDDA、VDDDB，应简短并且具有一定宽度
- 2) 分别在芯片的 VDDA 和 VDDDB 脚放置去耦电容，且尽量与芯片或者靠近
- 3) 驱动器的输出脚 OUTA、OUTB 应简短并且具有一定宽度以减小寄生电感

11. 注意事项

11.1 产品安装注意事项

- 1) 芯片键合区主要材料为铝，适宜于键合工艺，键合材料推荐硅铝丝，若使用金丝，在芯片装配、使用过程中需控制金铝化合物产生；
- 2) 芯片背面未金属化，可采用导电胶粘接；

11.2 产品使用注意事项

- 1) 使用时，建议在芯片电源管脚就近加 $1\text{nF}\sim 1\mu\text{F}$ 滤波电容
- 2) 不用的输入端、输出端应悬空
- 3) 芯片使用、贴装过程中注意防静电，操作人员戴接地防静电手环，操作台面、操作设备接地良好
- 4) 单片电路需贮存在干燥洁净的 N_2 环境中
- 5) 拿取芯片时，最好使用真空吸笔，以免损伤芯片

11.3 产品防护注意事项

- 1) 本产品可以抗 2000V 静电击穿，使用时应注意避免静电损伤，操作人员戴接地防静电手环，操作台面、操作设备接地良好，拿取芯片时，最好使用真空吸笔，以免损伤芯片；
- 2) 真空包装好的芯片应贮存在温度 10°C 到 30°C ，相对湿度 20%~70%的环境中，周围没有酸、碱或者其它腐蚀气体，通风良好，且具备相应防静电措施；未使用的芯片应存于氮气柜中；
- 3) 在避免雨、雪直接影响的条件下，装有产品的包装箱可以用安全的运输工具运输。但不能和带有酸性、碱性和其它腐蚀性物体堆放在一起。



12. 版本说明

产品型号	编制时间	版本编号	修订记录
C43401RH	2021.10.14	Rev.1	初始版本
C43401RH	2022.04.11	Rev.2	初始版本

浙江航芯源集成电路科技有限公司